UE 2 : Logique combinatoire et séquentielle

TD 1 (Suite)

Exercice 3 : Complément à 2 :

1/ le codage des entier relatifs en complément à 2 est une méthode qui sert à représenter des entier relatif posifs ou negatifs en informatique grâce a une notation binaire où le bit le plus à gauche (significatif) represente le signe posif si c'est un 0 est négatif si c'est un 1, et les autres bits représentent la valeure absolue du nombre.

2/ Sur un octet c'est $2^n - 1 = 2^8 - 1 = 256 - 1 = 255$

3/ $+0$, -128

4/ 0111 1111

1000 0000

$\,$ 1

+ 1000 0001 $\quad -127$

5/

$72 : 2^3 + 2^6$

2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
128	64	32	16	8	4	2	1
0	1	0	0	1	0	0	0

$64 + 8 = 72$

0111 1110

 1

0111 1111

$(0100\ 1000)_2 = (72)_{10}$ nombre positif donc complément à 2 = représentation binaire

0100 1000 = 72

1010 1010 = -86

$86 = 80 + 4 + 2$

$(01010110)_2 = (86)_{10}$

+ 1010 1001

 1

(1010 1010)

6/ $72 + -86$

$$
\begin{array}{r}
\overset{}{0100}\ \overset{1}{0}000\ 1000 \\
+\ 1010\ 1010 \\
\hline
1111\ 0010
\end{array}
$$

$$
\begin{array}{r}
0000\ 1101 \\
+\qquad\quad 1 \\
\hline
\end{array}
$$

$(0000\ 1110)_{10} = -14$

7/ $2^{16} - 1$

pour les nombres négatifs on complète avec des 1 pour indiquer que c'est négatif pour les positifs on rechange pas

donc

72 : 0000 0000 0100 1000

-86 : 1111 1111 1010 1010

Les nombres représentés sur 8 bits sont les même sur 16

à la différence que les négatifs sont complétés par des 1 à gauche et positifs par des 0.

8/

$2^{32} = 2^{10} \times 2^{10} \times 2^{10} \times 2^{2}$

$2^{32} \approx 1000 \times 1000 \times 1000 \times 4$

$2^{32} = 1 \times 10^{9} \times 4$

$2^{32} \approx 4 \times 10^{9}$

9/ -2^{n-1} à $2^{n-1} - 1$

Exercice 4 :

1/ $50/8 = 6{,}25$

$6{,}25/60 = 375$ octets

2/ 20×10^4 cm^2

$$20\,000 \,/\, 1{,}5 = 13\,000$$

13000×400

52×10^5 Go

$\boxed{5{,}2 \times 10^3 \text{ TO}}$

3/

$$2\pi R \times 5 = 2 \times 3{,}14 \times 0{,}305 \times 5$$
$$= 6 \times 0{,}3 \times 5$$
$$= 9{,}5 \text{ m}^2$$

$9{,}5 \times 10^4$ cm^2

$$9{,}5 \times 10^4 \,/\, 1{,}5$$

$95\,000$

$$60000 \times 400 = 24 \times 10^6 \text{ Go}$$

24×10^3 TO

à peu près

Test d'autoévaluation : binaire et Héxadécimal

1010 | 0101 | 0111 | 0001

$2^0 + 2^4 + 2^5 + 2^6 + 2^8 + 2^{10} + 2^{13} + 2^{15}$

$2 + 16 + 32 + 64 + 256 + 1024 + 8192 + 32768$

42313

42313 | 16

1 | 2647 | 16

7 | 165 | 16

5 | 10 | 16

10 | 0

10 5 7 1

A 5 7 1

0	0	A	1010
1	1	B	1011
10	2	C	1100
11	3	D	1101
100	4	E	1110
101	5	F	1111
110	6		
111	7		
1000	8		
1001	9		

10

101

101

1000

1001

9 $\boxed{1010}_2$

A 5

100 1010 0101 1010

$(4A)_{16}$

(01001110) $(1001\,|\,1101)_2$

$9D$

$2^6 + 2^3 + 2^2 + 2^1$

$64 + 8 + 4 + 2$

$72 + 6 = 78$

$$\begin{array}{r|l} 189 & 2 \\ 1 & 94 \end{array}$$

$94 \div 2 = 47$, reste 0

$47 \div 2 = 23$, reste 1

$23 \div 2 = 11$, reste 1

$11 \div 2 = 5$, reste 1

$5 \div 2 = 2$, reste 1

$2 \div 2 = 1$, reste 0

$1 \div 2 = 0$, reste 1

$(2DB)$

$0010 \quad 1101 \quad 1011$

$(1011\,|\,1101)$

$2 5 7 \qquad 16^0 + 1t$

10011

$1 + 2 = 3$

TD 2 $\qquad 0{,}7 \times 2$

$0{,}14$

Ex 1:

$19{,}77$

$19 : 10011$

$0{,}77 : 1100010$

	$0{,}77$
1	$,54$
1	$,08$
0	$,16$
0	$,32$
0	$,64$
1	$,28$

0 | 56

Exercice 1 : Codage des nbr réels:

$2^{-1} = 0,5$

$2^{-2} = 0,25$

$2^{-3} = 0,125$

2^{-4}

1/ 19.77 : 10011,1100010

2/ $1,00111\,00010 \times 10^{3}$

3/ mantisse : 1,0011100010

exposant : 4

4/

1,001 11000 1010

2^{e-127}

$1.1\,00100100011011100\,1010 \times 2^{14}$

1001, 1100010

4 + 127 = 131

131 en binaire : $(1000\,0011)_2$

s	e	m
0	10000011	1001001001101110010 1000

5/

\- 01111011

$-1 \times 1.10110\ldots / 2^4$

64 32 16 8 2 1

$-\frac{1}{16} = -0,8125$

96 + 27

123 - 127

2^{-4}

2^{-23}

19 | 2
1 | 9 | 2
1 | 4 | 2
0 | 2 | 2
0 | 1 | 2
1 | 0

$(10011)_2$

1,01110

0,77
1 , 54
1 , 08
0 , 16
0 , 32
0 , 64
1 28
0 56
1 , 12

① $\boxed{10011.11000101}$

② $19,77 = 1,977 \times 10^{1}$

③ $10011.11000101 = 1,0011\ 11000\ 101 \times 2^{4}$

12,875

$$12 \,|\, 2 \quad\Rightarrow\quad 1100$$

$$1100,111000$$

	875
1	750
1	500
1	000
0	0
0	0

$$\underbrace{(-1)^0}_{s} \; \underbrace{1}_{2^0 +},\underbrace{100111000}_{m} \quad \text{à } 2^{-3} \text{ près}$$

$$\times\ 2^3$$

$$e - 127 = 3$$

$$e = 130$$

$\downarrow$ en binaire

$$(1000\ 0010)$$

s	e	m
0	1000 0010 0	1 00 111 0000000000000000

Coder des info Alphanumériques:

Pour coder des caractères, faire des tables de correspondances.

Tables: ASCII et EBCDIC
7 bits   8 bits

unicode : sur 16 bits

Contrôle continu LCS (16 octobre)

Fonction Elementaire de l'Algebre booléene.

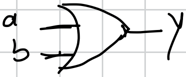
Fonctions binaires et algèbre de boole:

Fonctions logiques de base:

La Porte (OU):

- La Porte ou (addition logique, OR) Possède au moins 2 entrées.
- la sortie vaut 0 si toutes les entrées valent 0.
- La sortie vaut 1 sinon
- le ou est noté +

Symbole ou:



a	b	$y = a + b$
0	0	0
0	1	1
1	0	1
1	1	1

valeur de la fct ou appliquée à A et B.

propriétés fct ou:

Comutativité:

a ou b = b ou a

Associativité:

$$a + b + c = a + (b + c) = (a + b) + c$$

idempotente:

$$a + a = a$$

l'élément neutre:

$a + 0 = a$ (ne change pas la valeur de la fct)

l'élément absorbant:

$a + 1 = 1$ (change la fct)

la Porte et :

Porte "et" (Produit logique, AND)

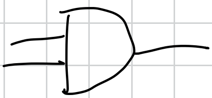
la sortie vaut 1 si tout ses entrées valent 1

Sinon sortie vaut 0

la Porte est vérifiée.

a	b	y = a.b
0	0	0
1	0	0
0	1	0
1	1	1

Symboles de fct et :



Propriétés fct et :

associativité : comme ou $a.b.c = a.(b.c) = (a.b).c$

Commutativité : comme ou $a.b = b.a$

idempotente : comme ou $a.a = a$

élément neutre : $a.1 = a$ (le contraire de ou).

élément absorbant : $a.0 = 0$ (le contraire de ou).

Propriété :

Priorité : le et est prioritaire sur ou.

Distributive : fct "et" "ou" sont distributives l'une par rapport à l'autre.

$a + (b.c) = (a+b).(a+c)$ $\quad a.(b+c) = ab + ac$

a	b	$a+b$	$a \cdot b$
0	0	0	0
1	0	1	0
0	1	1	0
1	1	1	1

a	b	c	$b+c$	$a \cdot (b+c)$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	1	0
1	0	0	0	0
1	0	1	1	1
1	1	0	1	1
1	1	1	1	1

$a b$	$a c$	$a \cdot b + b \cdot c$
0	0	0
0	0	0
0	0	0
0	0	0
0	0	0
0	1	1
1	0	1
1	1	1

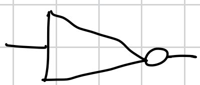
în clase.

bc	$a+bc$	$\boxed{a+b}$	$a+c$	$\boxed{(a+b)(a+c)}$
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
1	1	1	1	1
0	1	1	1	1
0	1	1	1	1
0	1	1	1	1
1	1	1	1	1

inclusion.

La porte Non: $a \mid \neg a$

Symbole non:



Propriété de non:

$\bar{\bar{a}} = a$

$a + \bar{a} = 1$

$a . \bar{a} = 0$

$a + \bar{a} b = a + b$

a	b	$\bar{a}$	$\bar{a}.b$
0	0	1	1
1	0	0	0
0	1	1	1
1	1	0	1

$a + \bar{a} b$
1
1
1
1

Théorème de De Morgan

$$\overline{a \cdot b} = \bar{a} + \bar{b}$$ opposé du "et" c'est le "ou" des opposés

$$\overline{a + b} = \bar{a} \cdot \bar{b}$$

opposé du "ou", c'est le "et" des opposés.

généralisable sur plus de variables.

et :

$$ab = \overline{\overline{ab}}$$

$$= \overline{\bar{a} + \bar{b}}$$

$$ab = \bar{\bar{a}} \cdot \bar{\bar{b}}$$

$$= \overline{\bar{a} \cdot \bar{b}}$$

ou :

$$a + b = \overline{\overline{a + b}}$$

$$= \overline{\bar{a} \cdot \bar{b}}$$

$$a + b = \bar{\bar{a}} + \bar{\bar{b}}$$

$$= \overline{\bar{a} \cdot \bar{b}}$$

TD 2 codage des réels _ codage des informations alphanumériques :

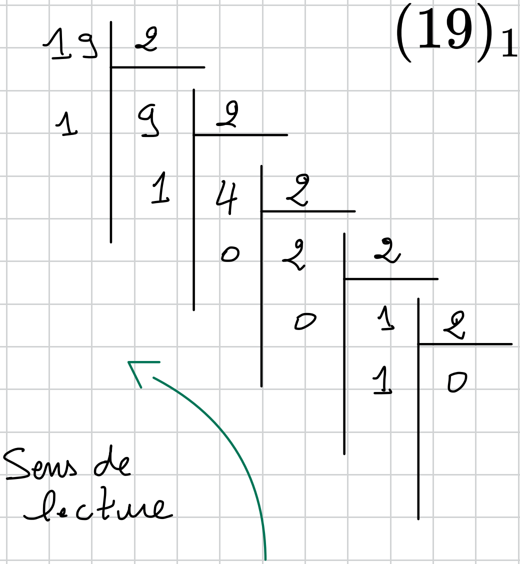
Exercice I : codage des nombres réels

1. En vous appuyant sur les valeurs des puissances négatives de 2 données par le tableau 1, coder en binaire 19,77.

2^{-1}	0.5
2^{-2}	0.25
2^{-3}	0.125
2^{-4}	0.0625
2^{-5}	0.03125
2^{-6}	0.015625
2^{-7}	0.0078125
2^{-8}	0.00390625

TABLE 1 – Valeurs des premières puissances négatives de 2

On va d'abord coder 19 puis 0,77



$$(19)_{10} = 10011$$

Pour 0,77 on pa multiplier par 2

	77
1	54
1	08
0	16
0	32
0	64
1	28
0	56
1	12
0	24
0	48
0	96

$$19,77 = 10011,11000101000$$

2. En décimal, comment s'écrit ce nombre en « notation scientifique », sous la forme mantisse exposant ?

$$1,977 \times 10^1$$

3. En binaire, comment s'écrit ce nombre en « notation scientifique », sous la forme mantisse exposant ?

$$1,00\cancel{1}1111000101000 \times 2^4$$

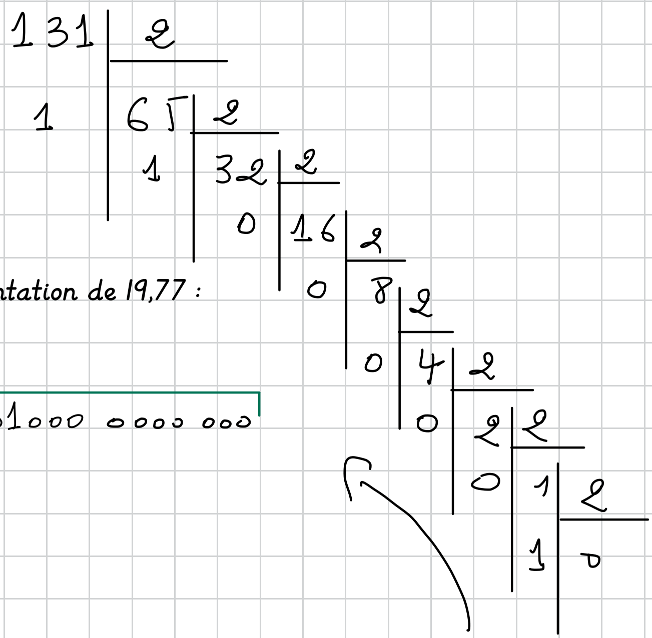
4. On rappelle qu'un nombre à virgule flottante exprimé en simple précision selon la norme IEEE754 s'exprime selon : (-1)^s × 1, m × 2e-127 . Le nombre est exprimé sur 32 bits. Le premier bit est le bit s, les 8 bits suivants servent au codage de e, les 23 bits restant codent m en puissances négatives de 2. Quelle est la représentation de 19,77 en simple précision selon cette norme ?

19,77 est positif donc : le bit de signe vaut 0

L'exposant e vaut :

$$e = 127 + 4 = 131$$

$$(10000011)_2 = (131)_{10}$$



Selon la norme IEEE754 voici la représentation de 19,77 :

$$\underbrace{0}_{s}\ \underbrace{10000011}_{e}\ \underbrace{001111000101000\ 0000\ 000}_{m}$$

Suite

5. Quelle est la valeur du nombre dont la représentation binaire selon la norme IEEE754 est

1011 1101 1101 0000 0000 0000 0000 0000

S

$\boxed{1}$ donc négatif

$\boxed{e}$ $(0111\ 1011)_2 = \overbrace{1+2+8+16}^{26}+\overbrace{32+64}^{96} = (122)_{10}$

$122 - 127 = -5$

$\boxed{m}$ 1101 0000 0000 0000 0000 0000

pour interpréter la mantisse on va placer un 1 avant

1,1101 0000 0000 0000 0000 0000

$1 \times 2^0 + 2^{-1} + 2^{-2} + 2^{-4} = 1,875$

et vu que l'exposant et à 2^{-5} on le multiplée :
et on obtiens :

$1,875 \times 2^{-5} = 0,058 59$

on a dit que $S = 1$ donc valeure négative alors
$-0,05859$.

Exercice 2 : codage ASCII

4C 43 53 20 3A 20 46 69 6E 20 64 65 20 6C 61 20 73 26 65 61 63 75 74 65 3B 61 6E 63 65 20 64 65 20 54 44 20 21

Suite

code	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0x00	NUL	SOH	STX	ETX	EOT	ENQ	ACK	BEL	BS	HT	LF	VT	NP	CR	SO	SI
0x10	DLE	DC1	DC2	DC3	DC4	NAK	SYN	ETB	CAN	EM	SUB	ESC	FS	GS	RS	US
0x20	SP	!	"	#	$	%	&	'	(	)	*	+	,	-	.	/
0x30	0	1	2	3	4	5	6	7	8	9	:	;	<	=	>	?
0x40	@	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O
0x50	P	Q	R	S	T	U	V	W	X	Y	Z	[	\	]	^	_
0x60	`	a	b	c	d	e	f	g	h	i	j	k	l	m	n	o
0x70	p	q	r	s	t	u	v	w	x	y	z	{	|	}	~	DEL

FIGURE 1 – Table des codes ASCII

- '4C' → L
- '43' → C
- '53' → S
- '20' → (espace)
- '3A' → :
- '20' → (espace)
- '46' → F
- '69' → i
- '6E' → n
- '20' → (espace)
- '64' → d
- '65' → e
- '20' → (espace)
- '6C' → l

S SS

- '61' → a
- '20' → (espace)
- '73' → s
- '26' → &
- '65' → e
- '61' → a
- '63' → c
- '75' → u
- '74' → t
- '65' → e
- '3B' → ;
- '61' → a
- '6E' → n
- '63' → c
- '65' → e
- '20' → (espace)
- '64' → d
- '65' → e
- '20' → (espace)
- '54' → T
- '44' → D
- '20' → (espace)
- '21' → !

LCS SP : SP FIN SP

DE SP LA SP S&EACUTE

; ANCE SP DE SP TD

SP !

Exercice 3 :

1/ $2^7 = 128$ caractères

2/ il ya le m nombre de caractères entre le code UTF8 et ASCII

3/ $1000/20 = 50$ caractères speciaux

le caractères accentués sont codés sur 2 octets

donc $50 \times 2 = 100$ octets

$1000 - 50 + 100 = 1050$ octets en UTF-8

4/ $\boxed{2^{21}}$

1er octet 2^7

2ème octe $2^5 \times 2^6$

3ème octets $2^4 \times 2^6 \times 2^6$

4ème otet $2^3 \times 2^6 \times 2^6 \times 2^6$] 2^{21}

5/ a/ $2^{16} = 65536$.

b/ plus contens

6/ plus facile a retrouver les erreurs information redondante.

Complément à 2 :

0010 1101 négatif

donc $2^0 + 2^2 + 2^3 + 2^5$

$= 1 + 4 + 8 + 32$

$= 45$

1110 / 1101 inverse et on ajoute 1 car négatif

$2^0 + 2^1 + 2^4 = 19$

$\Rightarrow -19.$

$$
\begin{array}{r}
0001 \,/\, 0010 \\
+ \quad\quad\quad\quad 1 \\
\hline
0001 \quad 0011
\end{array}
$$

$$
\begin{array}{l|l}
6 & 2 \\
0 & 3 \;|\; 2 \\
 & 0 \;|\; 1 \;|\; 2 \\
 & \quad\; 1 \;|\; 0
\end{array}
$$

$(0100)_2 = (6)_{10}$

0101 = +5

inv

1010

+1

1011

-5

$$
\begin{array}{l|l}
5 & 2 \\
1 & 2 \;|\; 2 \\
 & 0 \;|\; 1
\end{array}
$$

$(101)_2 = (5)$

−67

67 | 2
1 | 33 | 2
1 | 16 | 2
0 | 8 | 2
0 | 4 | 2
0 | 2 | 2
0 | 1 | 2
1 | 0

67 100/0011

7 bits

8 bit 0100/0011

invers

1011/1100
\+ 1

−67 1011 1101

$$\begin{array}{l|l}
97 & 2 \\
1 & 48 \\
0 & 24 \\
0 & 12 \\
0 & 6 \\
0 & 3 \\
1 & 1 \\
1 & 0
\end{array}$$

1100001

0110 / 0001   97

1101,1010

$\boxed{13,623}$

1101

$2^0 + 2^2 + 2^3 = 13.$

$(11,145)_{10}$

$1010 = 2^{-1} + 2^{-2}$

$0,5 + 0,125$

$0,625$

1011

1011,00100101

a 2^{-8} près

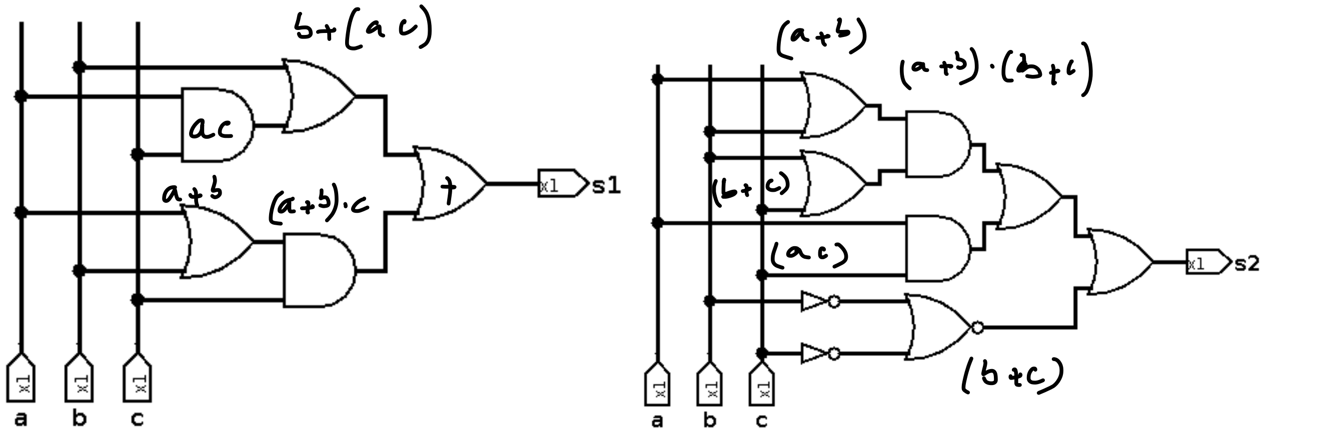
0,	147
0,	29
0,	58
1,	16
0,	32
0,	64
1,	28
0,	56
1,	12

L1 Informatique – EEEA
Logique Combinatoire et Séquentielle
TD n°3 : Analyse de circuits, tables de vérité, simplifications algébriques

Exercice 1

Soient les deux circuits donnés par la figure 1.

1. Donnez pour chacun des 2 circuits précédents l'équation correspondant au câblage.
2. En supposant que le temps de transition d'une porte vaut T, quel sera le temps nécessaire pour obtenir une sortie valide sur chacun de ces deux circuits. circuit 1 : 3T circuit 2 : 4T
3. En établissant la table de vérité de chacun des deux circuits, montrez que ces deux circuits réalisent la même fonction logique.
4. Démontrez-le également par transformation algébrique des équations booléennes.
5. Déduisez de la table de vérité les écritures canoniques de la fonction en somme de produits et en produit de sommes.
6. En passant par une transformation algébrique, donnez le câblage équivalent à la fonction précédente utilisant un nombre de portes minimum.
7. Quel est le temps de transition correspondant du circuit.
8. Donnez un câblage de la fonction précédente n'utilisant que des portes NAND.
9. Donnez un câblage de la fonction précédente n'utilisant que des portes NOR.



(a) Circuit 1

(b) Circuit 2

Figure 1 –

$(b+(ac)) + ((a+b)c)$

$((a+b).(b+c)+(a.c)) + (\overline{\bar{b}+\bar{c}})$

$(a+b)(b+c)+(a.c)$

$+ (b.c)$

4T

$\bar a.\bar b + bc \qquad bc(a+\bar a) \qquad \bar a\bar b\,(c+\bar c)$

$f = \bar a\bar b\bar c + \bar a\bar b c + \bar a bc + abc$

Exercice 2

$bc + \bar a\bar b$

Soit la table de vérité suivante

$bc\,(\cancel{a+\bar a}) + \bar a\bar b\,(\cancel{c+\bar c})$

$f = (a+\bar b+c)(\bar a+b+c)(\bar a+b+\bar c)(\bar a+\bar b+c)$

a	b	c	f	$\bar f$
0	0	0	1	0
0	0	1	1	0
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	0	1
1	1	0	0	1
1	1	1	1	0

$\bar f = \bar a b\bar c + a\bar b\bar c + a\bar b c + ab\bar c + abc$

$\bar f = (a+b+c) \times (a+b+\bar c) \times (a+\bar b+c)\,(\bar a+\bar b+\bar c)$

1. Donnez l'écriture sous forme de somme canonique de produits de f.
2. Donnez l'écriture sous forme de produit canonique de sommes de f.
3. Donnez l'écriture sous forme de somme canonique de produits de $\overline{f}$.
4. Donnez l'écriture sous forme de produit canonique de sommes de $\overline{f}$.
5. En complémentant le résultat trouvé en question 3 et par des réécritures algébriques, retrouvez le résultat de la question 2
6. En complémentant le résultat trouvé en question 4 et par des réécritures algébriques, retrouvez le résultat de la question 1
7. En partant de l'expression de f trouvée en 1, par des transformations algébriques, montrez que f peut s'écrire
$$f = \overline{a}.\overline{b} + b.c$$
8. En partant de l'expression de f trouvée en 2, par des transformations algébriques, montrez que f peut s'écrire
$$f = (\overline{b} + c).(\overline{a} + b)$$

Exercice 3

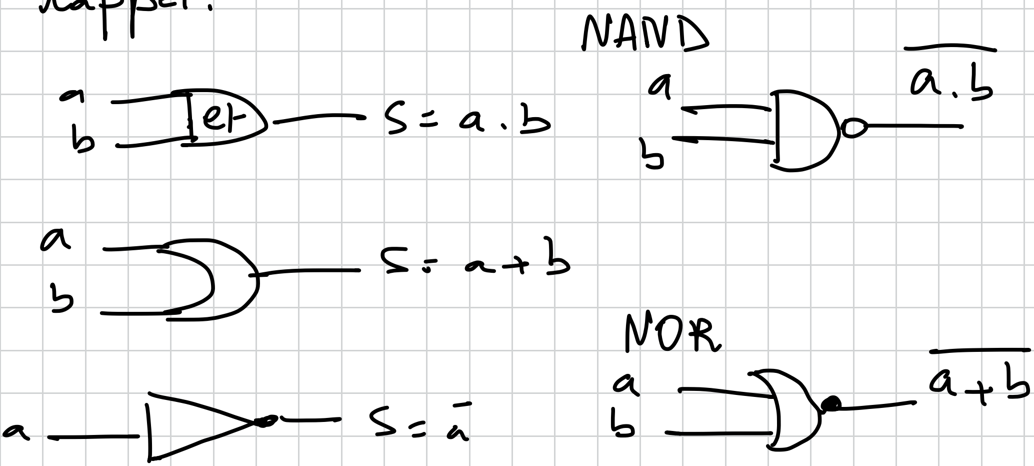
Soit f, une fonction logique de 4 variables a, b, c et d, définie de la façon suivante. Lorsqu'une et une seule des variables d'entrée vaut 0, la fonction f est indéterminée. Sinon, si a et b sont égales, f prend la valeur de $c + d$. Pour les cas non cités, f vaut $\overline{a} + cd$.

1. Donnez la table de vérité de la fonction f.
2. Soient les fonctions logiques f_1 et f_2 définies par les expressions algébriques suivantes.
$$f_1 = (\overline{a} + bc)(b + c + d)$$
$$f_2 = \overline{a}(b + c + d) + cd$$
Montrez que f_1 et f_2 sont conformes à la définition de la fonction f.
Montrez que $f_1 \neq f_2$.

TD 3 : Analyse de Circuits, Tables des vérités Simplification Algébriques

Exercice 1 :

rappel :



Circuit 1 :

(A et C) ou B

(A ou B) et C

$$\left(\begin{array}{c} (A \text{ et } C) \text{ ou } B \\ \text{ou} \\ (A \text{ ou } B) \text{ et } C \end{array} \right)$$

Circuit 2 :

$(A \text{ ou } B)$

$(B \text{ ou } C)$

$(A \text{ ou } B) \text{ et } (B \text{ ou } C)$

$(A \text{ et } C)$

$$\left(\begin{array}{c} (A \text{ ou } B) \text{ et } (B \text{ ou } C) \\ \text{ou} \\ (A \text{ et } C) \\ \text{ou} \\ \neg(\neg B \text{ ou } \neg C) \end{array} \right)$$

2/ pour le circuit 1 il faut 3T, pour le circuit 2 il faut 4 T

3/

a	b	c	$(a+b)$	$(a+b).c$
0	0	0	0	0
0	0	1	0	0
0	1	0	1	1
0	1	1	1	1
1	0	0	1	0
1	0	1	1	1
1	1	0	1	1
1	1	1	1	1

$c+b$	$(c+b).a$	$(a+b).c+(c+b).a$
0	0	0
1	0	0
1	0	1
1	0	0
0	0	1
1	1	1
1	1	1
1	1	1

c . a	
0	
0	
1	

c	a
1	0
0	1
1	1

$b + (A \cdot C$

0
0
1
1
0
1
1
1

A	B	C
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

Exercice 2 :

1) Somme des produits de f :

$$f = \bar{a}\bar{b}\bar{c} + \bar{a}\bar{b}c + a\bar{b}\bar{c} + abc$$

2) Produit canoniques des sommes :

$$f = (a + \bar{b} + c).(\bar{a} + b + c)(\bar{a} + b + \bar{c})$$
$$(\bar{a} + \bar{b} + c)$$

3)

f	$\bar{f}$
1	0
1	0
0	1
1	0
0	1
0	1
0	1
1	0

3) Somme des produits :

$$(\bar{a}.b.\bar{c}) + (a.\bar{b}.\bar{c}) + (a\bar{b}c)$$
$$+ (ab\bar{c})$$

4) produit canonique des sommes :

$$(a + b + c).(a + b + \bar{c})(a + \bar{b} + \bar{c})$$
$$(\bar{a} + \bar{b} + \bar{c})$$

5) $\overline{(\bar a + b + \bar c)} \cdot \overline{(a + \bar b + \bar c)}$

$\overline{(a + \bar b + c)}\ \overline{(a + b + \bar c)}$

$(a + \bar b + c)(\bar a + b + c)$

$(\bar a + b + \bar c)(\bar a + \bar b + c) = 1 =$

6) $(a + b + c) \cdot (a + b + \bar c)(a + \bar b + \bar c)$

$(\bar a + \bar b + \bar c)$

$\overline{(a \cdot b \cdot c)} + \overline{(a \cdot b \cdot \bar c)} + \overline{(a \cdot \bar b \cdot \bar c)}$

$+ \overline{(\bar a \cdot \bar b \cdot \bar c)}$

$(\bar a \cdot \bar b \cdot \bar c) + (\bar a \cdot \bar b \cdot c) + (\bar a \cdot b \cdot c)$

$+ (a b c).$

7) $(\bar a \bar b \bar c) + (\bar a \bar b \cdot c) + (\bar a \cdot b \cdot c) + (a b c)$

$f = \bar a \cdot \bar b + b \cdot c$

$\bar a \bar b (\cancel{c + \bar c}) + b c (\cancel{\bar a + a})$

$f = \bar a \cdot \bar b + b c.$

8) $$f = (a + \bar{b} + c) \cdot (\bar{a} + b + c)\, (\bar{a} + b + \bar{c})\, (\bar{a} + \bar{b} + c)$$

$$(\bar{b} + c) \cdot (\bar{a} + b)$$

$$(\bar{b} + c) \cdot (\bar{a} + b)$$

Exercice 3 :

1)

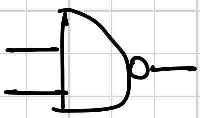
a	b	c	d	abcd
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	0
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	0
1	1	0	0	
1	1	0	1	0
1	1	1	0	0
1	1	1	1	

2)

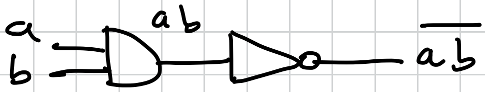
Chap Algèbre bool (P2)

Autres Portes logiques:

la Porte NON Et : (NAND) est identique a "Et" mais inversée



NAND (NON Et)



$$ab = \overline{\overline{ab}} = \overline{\overline{ab}\cdot\overline{ab}}$$

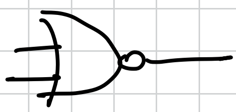
$$a + b = \overline{\overline{a}} + \overline{\overline{b}}$$
$$= \overline{\overline{a}\cdot\overline{b}}$$
$$= \overline{\overline{aa}\;\overline{bb}}$$

$$\overline{a} + \overline{b} = \overline{ab}$$ théorème de Morgan

$$\overline{a} = \overline{aa}$$

La porte Non ou : (NOR)

c'est equivalent a porte ou mais inversée



NOR (NON OU)

$$ab = \overline{\overline{ab}} = \overline{\overline{a} + \overline{b}}$$
$$= \overline{\overline{a + a} + \overline{b + b}}$$

$$a + b = \overline{\overline{a + b}} = \overline{\overline{a + b} + \overline{a + b}}$$

$$a + b = \overline{\overline{a+b}}$$
$$= \overline{\overline{a+b} + \overline{a+b}}$$

$$\overline{a} = \overline{a+a}$$

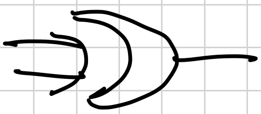
Porte OU Exclusif : (XOR) $\oplus$

(Si les deux valent 1) = 0

a	b	$y = a \oplus b$
0	0	0
1	0	1
0	1	1
1	1	0

$$a \oplus b = a\bar{b} + \bar{a}b$$

C'est la porte ou mais il faut que j'ai A ou B mais il faut aussi ne pas avoir A et B.



$$a \oplus b = (a+b) \cdot \overline{ab}$$
$$a \oplus b = (a+b) \cdot (\bar{a} + \bar{b})$$
$$a \oplus b = a\bar{a} + ab + \bar{a}b + b\bar{b}$$
$$a \oplus b = 0 + ab + a\bar{b} + 0$$
$$= a\bar{b} + \bar{a}b$$

$$\overline{a \oplus b} = ab + \bar{a}\bar{b}$$

OU	$(a+b)+c = a+(b+c) = a+b+c$ $a+b = b+a$ $a+a = a$ $a+0 = a$ $a+1 = 1$	associativité commutativité idempotence élément neutre élément absorbant
ET	$(a \cdot b) \cdot c = a \cdot (b \cdot c) = a \cdot b \cdot c$ $a \cdot b = b \cdot a$ $a \cdot a = a$ $a \cdot 1 = a$ $a \cdot 0 = 0$	associativité commutativité idempotence élément neutre élément absorbant
Distributivité	$a \cdot (b+c) = (a \cdot b) + (a \cdot c)$ $a + (b \cdot c) = (a+b) \cdot (a+c)$	
NON	$\bar{\bar{a}} = a$ $a + \bar{a} = 1$ $a \cdot \bar{a} = 0$	
Théorèmes de De Morgan	$\overline{a+b+c+\dots} = \bar{a} \cdot \bar{b} \cdot \bar{c} \dots$ $\overline{a \cdot b \cdot c \dots} = \bar{a} + \bar{b} + \bar{c} + \dots$	
OU EXCLUSIF	$a \oplus b = (a+b) \cdot \overline{a \cdot b}$ $a \oplus b = a\bar{b} + \bar{a}b$ $a \oplus b = \overline{ab + \bar{a}\bar{b}}$ $a \oplus b = (a+b) \cdot (\bar{a} + \bar{b})$	

Ecritures des fonctions logiques :

- Tables de vérité
- logigramme
- écriture algébrique.

Ces écritures sont équivalentes.

Et on peut les retrouver l'une de l'autre.

Somme canoniques des produits :

$(\bar{a}\,\bar{b}\,\bar{c}) + (\bar{a}\,b\,c) + (a\,\bar{b}\,c) + (a\,b\,\bar{c})$

a	b	c	f
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

Somme canonique des produits : repérer les 1 et travailler.

Produit canoniques des sommes :

$(a+b+\bar{c})(a+\bar{b}+c)(\bar{a}+b+c)(\bar{a}+\bar{b}+\bar{c})$

a	b	c	f	
0	0	0	1	
0	0	1	0	—
0	1	0	0	—
0	1	1	1	
1	0	0	0	—
1	0	1	1	
1	1	0	1	
1	1	1	0	—

Tableau de Karnaugh:

- Placer les valeurs de la fct dans un tableau 2D, les case disposés, en sorte qu'une seule variable change d'une case à l'autre.

a	b	c	f
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

$$f = (\bar{a}\bar{b}c) + (\bar{a}\bar{b}c) + (\bar{a}b\bar{c}) + (\bar{a}bc) + (ab\bar{c})$$

Somme canoniques des produits

$f = b\bar{c} + \bar{a}$

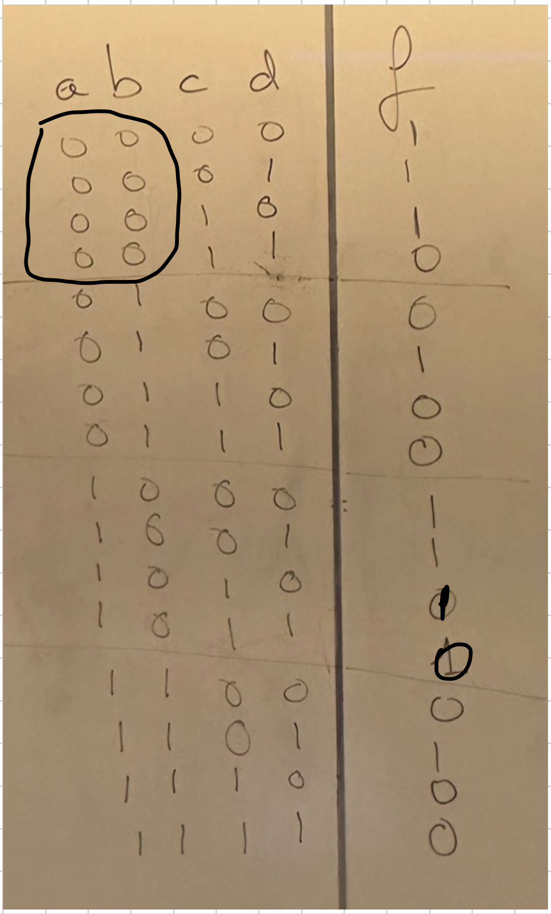
c \ ab	00	01	11	10
0	1	1	1	0
1	1	1	0	0

$$f = (\bar{a} + \bar{c}) \times (\bar{a} + b)$$

ca \ b	0	1
11	0	0
10	1	1
00	1	1
01	0	1

$b\bar{c} + \bar{a}$

$(\bar{a} + \bar{c}) \times (\bar{a} + b)$



a	b	c	d	f
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

cd \ ab	00	01	11	10
00	1	0	0	1
01	1	1	1	1
11	0	0	0	0
10	1	0	0	1

$$(\bar{b}\,\bar{d}) + (\bar{c}\,d)$$

Logique Combinatoire :

Addition Binaire

Demi additionneur :

une nombre binaire sur n bits représente des valeurs entre 0 et $2^n - 1$

deux nombres binaire sur n bits compris entre 0 et $2^{n+1} - 2$.

Sur 1 bit on peut coder 0 et 1

le resultat de l'addition de 2 nombres de 1 bit est compris entre 0 et 2

Ce resultat doit être codé sur 2 bits.

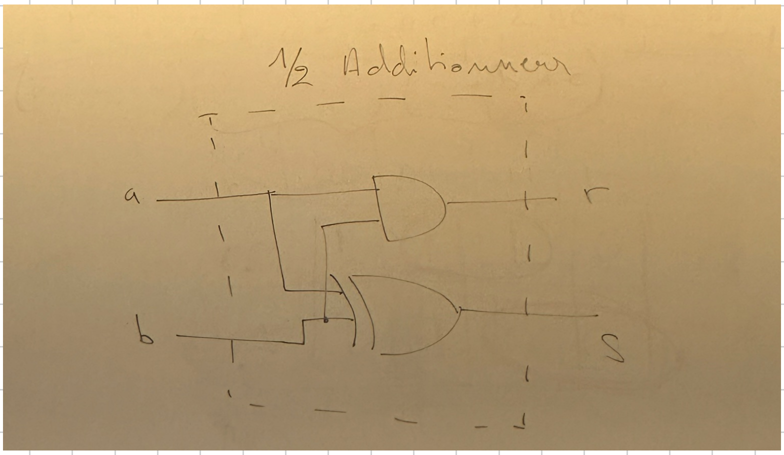
a	b	r = a + b	
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0
		R	S

Soit c le bit de poids fort de r et S son bit de poid faible.

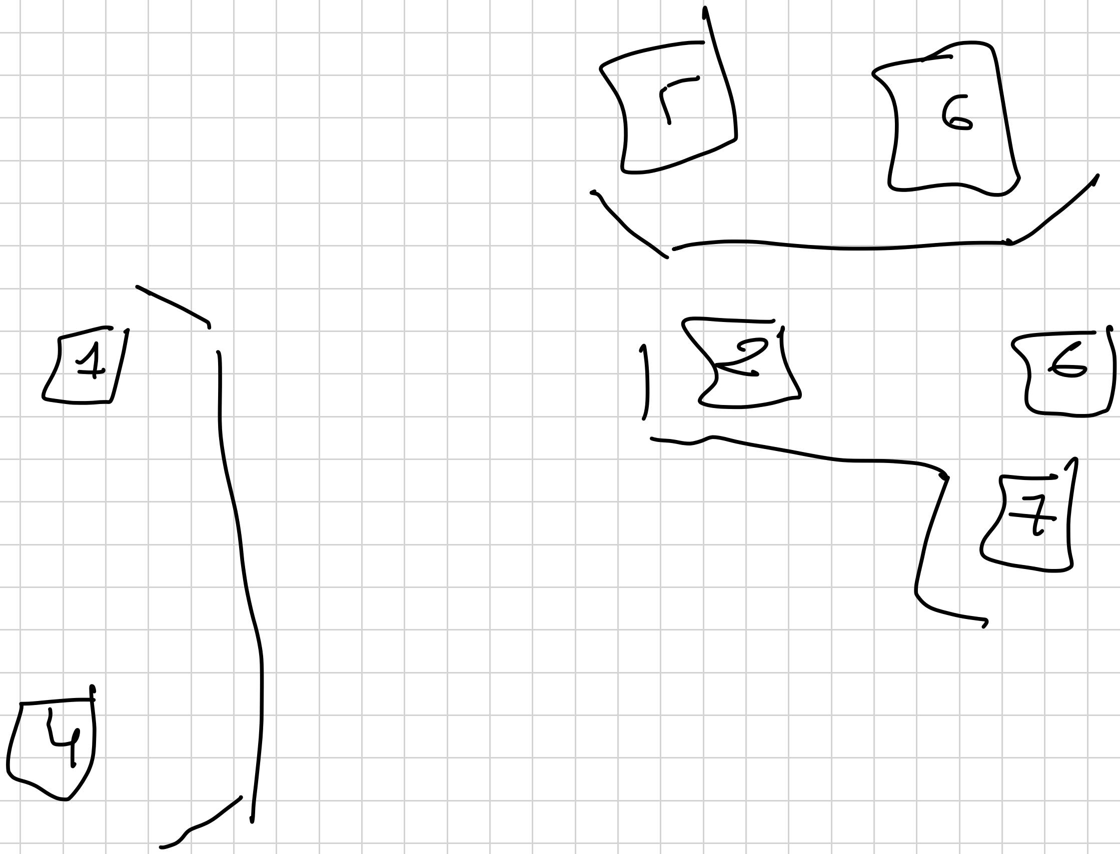
$$S = \bar{a}b + a\bar{b} = a \oplus b$$

$$R \parallel C = ab$$

Demi additionneur



Addition n bits :



$x + y = $ Somme

difference $= x - y$

Somme $= x + y$

$10 + 6 = 16$

$4 = 10 - 6$

$16 - 4 = \frac{12}{2}$

6

$16 - 6$

$S - x$

Exercício 1:

$7 \times 5 = 35$

$7 \times 6 = 42$

$7 \times 7 = 49$

$36 + 6 = 42$

$7 \times 8 = 56$

$7 \times 9 = 63$

$$\begin{array}{r|l} 474 & 7 \\ \hline -42 & 670 \\ 54 & \\ -49 & \\ 05 & \\ 5 & \end{array}$$

$$\begin{array}{r|l} 670 & 7 \\ \hline 40 & 950 \\ 5 & \\ -5 & \end{array}$$

$7 \times 11 = 77$

$7 \times 12 = 84$

$7 \times 13 = 91$

$$\begin{array}{r|l} 474 & 7 \\ \hline 5 & 67 \end{array} \qquad \begin{array}{r|l} 67 & 7 \\ \hline 4 & 9 \end{array} \qquad \begin{array}{r|l} 9 & 7 \\ \hline 2 & 1 \end{array} \qquad \begin{array}{r|l} 1 & 7 \\ \hline 1 & 0 \end{array}$$

$(253)_6$

$(1245)_7$

$3 \times 6^0 + 5 \times 6^1 + 2 \times 6^2$

$3 + 30 + 72$

$(105)_{10}$

$(111001010)_2$

229

$$\begin{array}{r|l} 458 & 2 \\ \hline 0 & 229 \end{array} \quad \begin{array}{r|l} 229 & 2 \\ \hline 1 & 114 \end{array} \quad \begin{array}{r|l} 114 & 2 \\ \hline 0 & 57 \end{array} \quad \begin{array}{r|l} 57 & 2 \\ \hline 1 & 28 \end{array} \quad \begin{array}{r|l} 28 & 2 \\ \hline 0 & 14 \end{array}$$

$$\begin{array}{r|l} 14 & 2 \\ \hline 0 & 7 \end{array} \quad \begin{array}{r|l} 7 & 2 \\ \hline 1 & 3 \end{array} \quad \begin{array}{r|l} 3 & 2 \\ \hline 1 & 1 \end{array} \quad \begin{array}{r|l} 1 & 2 \\ \hline 1 & 0 \end{array}$$

0	0	1010	A
1	1	1100	B
10	2	1110	C
11	3	1111	D
100	4	10000	E
101	5	10001	F
110	6		
111	7		
1000	8		
1001	9		

1) 0011 0101

$2^0 + 2^2 + 2^4 + 2^5$

$1 + 4 + 16 + 32$

$= 53.$

2) 1101 1010

$-$

1

0010 0101 $\quad 2^5 + 2^2 + 2^1$

-38

1

0010 0110 $\quad 32 + 4 + 2$

84 | 2
0 | 42 | 2
0 | 21 | 2
1 | 10 | 2
0 | 5 | 2
1 | 2 | 2
0 | 1 | 2
1 | 0

1010100

-56

56 | 2
0 | 28 | 2
0 | 14 | 2
0 | 7 | 2
1 | 3 | 2
1 | 1 | 2
1 | 0

(0111000)

1 1 1
000 111
1

$\boxed{1100 \mid 1000}$

4)

$$a \cdot c + (a+b)(b+c) + b \cdot c$$

$$a \cdot c + ac \cdot b + b \cdot c$$

$$(ac+b) + (ac + b \cdot c)$$

$$(ac+b) + c(a+b)$$

200+54

Logique combinatoire et séquentielle

Licence I.EEEA première année
Première épreuve écrite de contrôle continu

Lundi 10 octobre 2022

durée : 1 heure
aucun document autorisé
usage de tout dispositif électronique interdit

Exercice 1

1. Exprimez $(474)_{10}$ en base 7.
2. Exprimez $(253)_6$ en décimal.
3. Exprimez $(458)_{10}$ en binaire.
4. Exprimez $(15B)_{16}$
   (a) en décimal.
   (b) en binaire.
5. Exprimez $(22013102)_4$ en hexadécimal.

Exercice 2

Dans la première partie de cet exercice, les entiers relatifs sont représentés sur 8 bits selon la convention du complément à deux.

1. Quel entier représente 0011 0101 ?
2. Quel entier représente 1101 1010 ?
3. Quelle est la représentation de +84 ?
4. Quelle est la représentation de -56 ?

Nous souhaitons dorénavant coder les entiers relatifs sur 16 bits.

5. Quelle est la représentation de -56 sur 16 bits ?

Exercice 3

1. Donnez la représentation binaire en virgule fixe de 14,68 avec 4 bits après la virgule.
2. Donnez la valeur décimale de $1010,0101$? 10,3

On rappelle le principe de la représentation des nombres à virgule flottante en simple précision selon la norme IEEE754. Les nombres à virgule flottante sont représentés sur 32 bits. Le premier bits est le bits s. Les huit bits suivants codent en binaire naturel la quatité e. Enfin, les 23 derniers bits sont, dans cet ordre, les bits m_{-1}, m_{-2}, m_{-3} $\ldots m_{-22}$, m_{-23} et codent la quantité m telle que

$$m = \sum_{i=-1}^{-23} m_i.2^i$$

$-1^0(2^0+m)2$

Enfin, la valeur du nombre X représentée par le mot de 32 bits est obtenue par la formule suivante :

$$X = (-1)^s.(2^0+m).2^{e-127}$$

$e=6$

3. Donnez la valeur du nombre représenté par le mot de 32 bits suivant :

0100 0010 1101 0101 1000 0000 0000 0000

$-43,75$

4. Donnez la représentation binaire selon la norme IEEE754 de la quantité -224,40625.

$133-127=6$

$(2^{-1}+2^{-3}+2^{-5}+2^{-7}+2^{-8}).2^6$

$S=0$

$1+2^5+2^3+2^1+2^{-1}+2^{-2}$

LCS

$-43,75$

Exercice 1 :

1) $(474)_{10}$ en base 7

$474 \div 7 = 67$, reste 5 (54, 5)
$67 \div 7 = 9$, reste 4
$9 \div 7 = 1$, reste 2
$1 \div 7 = 0$, reste 1

$7\times7 = 49$ $\quad 7\times6 = 42$

$9\times9 = 81$
72
63

$(1245)_7 = (474)_{10}$

2) $(253)_6$ en base 10

$3\times6^0 + 5\times6^1 + 2\times6^2 = 3 + 30 + 72$
$= 105$

$(105)_{10} = (253)_6$

3) $(111001010)_2 = (458)_{10}$ $\quad 225 + 3 \quad 228$

256 128 64

8 7 6   3   2

$256 + 128 = 360 + 22 = 382 + 64 + 8$
$= 464$ th

$55 + 2$

4) $(15B)_{16}$ $\quad 192 + 48 + 11$

décimal $128 + 64 + 32 + 16 + \underbrace{8 + 2 + 1}_{}$ $(251)_{10}$

puis binaire $(1111\ 1011)$

Exercice 2 :

1) $(0011 \quad 0101)_2 = 5 + 16 + 32$

$= 21 + 32 = 53.$

$(53)_{10}$

2)

$$\begin{array}{rl} & 1101 \quad 1010 \\ - \quad + & 0010 \quad 0101 \\ & \qquad\qquad\ 1 \\ \hline & 0010 \quad 0110 \end{array}$$

$6 + 32$

(-38)

84

$64 + 16 + \cancel{8}\,4$

3) $84 \,|\, 2$

$84 = 2 \times 42 + 0$

$42 = 2 \times 21 + 0$

$21 = 2 \times 10 + 1$

$10 = 2 \times 5 + 0$

$5 = 2 \times 2 + 1$

$2 = 2 \times 1 + 0$

$1 = 2 \times 0 + 1$

$+84 = 0101|0\underline{1}00$

4) -56 5

00111000

11000111

5 on rajoute des 1 (11001000)

Exercice 3:

1) 14,68.

14 | 2
0 | 7 | 2
1 | 3 | 2
1 | 1 | 2
1 | 0

1110,1010

0,68
(1),36
(0),72
(1),44
(0),88
(1),76
(1),52
(1),04
0,08
0,16

2) 10,3

3) 22013102 | 4

Exercice 1 – Codage des nombres réels

1. En vous appuyant sur les valeurs des puissances négatives de 2 données par le tableau 1, coder en binaire 19,77.
2. En décimal, comment s'écrit ce nombre en « notation scientifique », sous la forme mantisse exposant ?
3. En binaire, comment s'écrit ce nombre en « notation scientifique », sous la forme mantisse exposant ?
4. On rappelle qu'un nombre à virgule flottante exprimé en simple précision selon la norme IEEE754 s'exprime selon : $(-1)^s \times 1, m \times 2^{e-127}$. Le nombre est exprimé sur 32 bits. Le premier bit est le bit s, les 8 bits suivants servent au codage de e, les 23 bits restant codent m en puissances négatives de 2. Quelle est la représentation de 19,77 en simple précision selon cette norme ?

2^{-1}	0.5
2^{-2}	0.25
2^{-3}	0.125
2^{-4}	0.0625
2^{-5}	0.03125
2^{-6}	0.015625
2^{-7}	0.0078125
2^{-8}	0.00390625

TABLE 1 – Valeurs des premières puissances négatives de 2

5. Quelle est la valeur du nombre dont la représentation binaire selon la norme IEEE754 est

1011 1101 1101 0000 0000 0000 0000 0000

Exercice 1 :

1) 19,77

10011, 11000

$$\begin{array}{r|l} 19 & 2 \\ 1 & 9 \mid 2 \\ & 1 \mid 4 \mid 2 \\ & \quad 0 \mid 2 \mid 2 \\ & \quad\quad 0 \mid 1 \mid 2 \\ & \quad\quad\quad 1 \mid 0 \end{array}$$

2) $1,977 \times 10^1$

3) $1,0011\ 11000 \times 2^4$

4/ 10011

$$\begin{array}{r} 0,77 \\ -\ 0,5 \\ \hline 0,27 \end{array}$$

19,77

$\boxed{0,02}$

0,77

à 0,02 près 10011,110000

Traitement Numérique de l'Information 1

Licence I.EEEA première année
Première épreuve écrite de contrôle continu

Vendredi 22 octobre 2021

durée : 1 heure
aucun document autorisé
usage de tout dispositif électronique interdit

Exercice 1

1. Exprimez $(327)_{10}$ en base 6.
2. Exprimez $(253)_7$ en décimal.
3. Exprimez $(584)_{10}$ en binaire.
4. Exprimez $(1AD)_{16}$
   (a) en décimal.
   (b) en binaire.

Exercice 2

Dans cet exercice, les entiers relatifs sont représentés sur 8 bits selon la convention du complément à deux.

1. Quel entier représente 0101 0100 ?
2. Quel entier représente 1010 1101 ?
3. Quelle est la représentation de +114 ?
4. Quelle est la représentation de -99 ?

Exercice 3

1. Donnez la représentation binaire en virgule fixe de 17,43 avec 8 bits après la virgule.
2. Donnez la valeur décimale de $10101,10011000$?

On rappelle le principe de la représentation des nombres à virgule flottante en simple précision selon la norme IEEE754. Les nombres à virgule flottante sont représentés sur 32 bits. Le premier bits est le bits s. Les huit bits suivants codent en binaire naturel la quatité e. Enfin, les 23 derniers bits sont, dans cet ordre, les bits m_{-1}, m_{-2}, m_{-3} $\ldots m_{-22}$, m_{-23} et codent la quantité m telle que

$$m = \sum_{i=-1}^{-23} m_i.2^i$$

Enfin, la valeur du nombre X représentée par le mot de 32 bits est obtenue par la formule suivante :

$$X = (-1)^s.(2^0 + m).2^{e-127}$$

3. Donnez la valeur du nombre représenté par le mot de 32 bits suivant :

   0011 1110 1101 0000 0000 0000 0000 0000

4. Donnez la représentation binaire selon la norme IEEE754 de la quantité -243,6.

Exercice 1:

1) $(1303)_6 = (327)_{10}$

2) $(124)_{10} = (235)_7$

3) $(1001001000)_2 = (584)_{10}$

4) $(1AD)_{16}$

a) décimal: $(429)_{10}$

b) $(0001\ 1010\ 1101)_2$

Exercice 2:

a) 0101 0100 = +84

b) (−83)

c) 01110010

D) −99 = 1100 1101

Exercice 3:

00010001 = 17

17,43 = 10001,
0110 1110

10101, 10011000

$10101 = 2^0 + 2^2 + 2^4 = 21$

$21 + 100 + 47$

$167 + 1 = \boxed{168}$

$108 + 11 + 49$

$157 + 11 = 168$

$(481)_{10}$ → 4

13201

481 | 4
01 | 120 | 4
1 | 0 | 30 | 4
2 | 7 | 4
3 | 1 | 4
1 | 0

$(5BD)_{16}$

D =

5 11 13

0101 1011 1101

1001	9	
1010	A	10
1011	B	11
1100	C	12
1101	D	13
1110	E	14
1111	F	15

1111 0101

2^7 2^6 2^5 2^4 2^2 2^0

128 64 32 16 4 1

133 + 16

149 + 32

181 + 64

~~192~~ 65

$\boxed{245}$

15 5

15x16 + 5x1

240 + 5

245

1
3750
+ 625
0,4375

0,375
+
0,0625

11

$2^{-2} + 2^{-3} + 2^{-4}$

$2^5 + 2^6$

0,25 + 0,125 + 0,0625

1,

1010,111100

$1 + 2^{-1} + 2^{-4}$

$(1 + 2^{-1} + 2^{-4})2^2$

$(2^2 + 2 + 2^{-2})$

$(-1)^1 (1 + \quad)2^2$

6,25

0,9375

1,875
1,750
1,5
1,00
0,00
0,00

11
9375
9375
18750

⊖

e = 2.

129 - 127
= 2

1

$$\begin{array}{r} 10100110 \\ 01011001 \\ {}^{1} \\ \hline 01011010 \end{array}$$

$2^6 \quad 2^4 \quad 2^3 \quad 2^1$

$2^5 + 2^4 + 2^2 + 2^0$

$32 + 16 + 4 + 1$

$37 + 16$

$64 + 16 = 80$

$88 + 2 = 90$

1) $(474)_{10} = (1245)_7$

2) $(253)_6 = (105)_{10}$

3) $(458)_{10} = (111001010)_2$

4) $(15B)_{16} = (347)_{10}$

5) $(22013\underbrace{1\,02}_{})_4$ $\quad 4^2 = 16 \; (A1D2)_{16}$

6) $(0011\ 0101) = (+53)$

$2^0 + 2^2 + 2^4 + 2^5 = 16 + 32 + 4 + 1 = (+53)$

7) $1101\ 1010 \; (-)$

$$\begin{array}{r} 0010\ 0101 \\ 1 \\ \hline 0010\ 0110 \end{array}$$

$2 + 2^2 + 2^5 = 32 + 5 = (-38)$

$2^1 + 2^2 + 2^5$

$6 + 32$

8) $+84 = 01010100 \quad 64 + 16 + 4$

$2^6 + 2^4 + 2^2$

1010100

9) -56

$56 = 32 + 16 + 8$

$2^5 + 2^4 + 2^3$

$$\begin{array}{r} 0011\,1000 \\ 11000111 \\ 1 \\ \hline 11001000 \end{array}$$

? am 8 bit m ajut 1

11001000 am gata 1 pe 1(8)

Séance de Révision

LCS : 14/10/2024

(A)

$(243)_{10} \to (465)_7$

```
243 | 7
 33 |----
  5 | 34 | 7
       6 |----
         | 4 | 7
           4 |----
             | 0
```

$(465)_7$

2^n combinaisons possible

la moitié pour code les positif 0 a $2^{n-1}-1$

la moitié négatif : -1 à -2^{n-1}

Sur 4 bit $2^n = 2^4 = 16$

0 à $2^{n-1}-1$ et -1 a -2^{n-1}

0 à 2^3-1

0 à 7 et -1 a -8

-8 à $+7$

0100 1011 = +75

$= 2^0 + 2^1 + 2^3 + 2^6 = 64 + 8 + 2 + 1$

$= (+75)$

```
  11101011
  00010100
         1
----------
  00010101
```

$1 + 4 + 16 = (-21)$

$37,42 = 32+4+1$

$= 37$

$100101,01010111$ a 2^{-8} près

$\cancel{0,342}$

0,	684
1,	368
0,	736
1,	472
0,	944
1,	888
1,	776
1,	552

$$\begin{array}{r} 342 \\ +\,342 \\ \hline 684 \end{array} \quad \begin{array}{r} 684 \\ +\,684 \\ \hline 1368 \end{array} \quad \begin{array}{r} 368 \\ +\,368 \\ \hline 736 \end{array} \quad \begin{array}{r} 736 \\ 736 \\ \hline 1472 \end{array} \quad \begin{array}{r} 472 \\ 472 \\ \hline 944 \end{array} \quad \begin{array}{r} 944 \\ +\,944 \\ \hline 1888 \end{array} \quad \begin{array}{r} 888 \\ +\,888 \\ \hline 1776 \end{array}$$

$2^6 \quad 2^5 \quad 2^2 \quad 2^0$

$103 = 64+32+4+1$

$98+5$

$= 100+3 = 103$

$\boxed{01100111} = 103$

-37

$\shortparallel$

11011011

$37 = 32+4+1$

$0010|0101$

$-243,5$

$$
\begin{array}{l}
243 \mid 2 \\
03 \quad 121 \mid 2 \\
1 \quad 1 \quad 60 \mid 2 \\
\quad\quad 0 \quad 30 \mid 2 \\
\quad\quad\quad 0 \quad 15 \mid 2 \\
\quad\quad\quad\quad 1 \quad 7 \mid 2 \\
\quad\quad\quad\quad\quad 1 \quad 3 \mid 2 \\
\quad\quad\quad\quad\quad\quad 1 \quad 1 \mid 2 \\
\quad\quad\quad\quad\quad\quad\quad 1 \quad 0
\end{array}
$$

111 1|0010

$(-1)^1 = -1$

$S = 1$

1 1110010,100

$1,111001011 \times 2^7$

$e - 127 = 7$

$127 + 7 = e = 130 + 4 = 134$

$e = 134$

$\underbrace{1}_{s} \quad \underbrace{1000\ 0110}_{e}$

|1000 0|0110

$\underbrace{111\,0|0\,101|0000|0000|000|000}_{m}$

$\overbrace{011}\ \overbrace{110}\overbrace{11}$

$2^0 + 2^1 + 2^3 + 2^4 + 2^5 + 2^6$

$1 + 2 + 8 + 16 + 32 + 64$

$11 + 16$

$27 + 32 + 64$

$59 + 64$

$2^{-1} + 2^{-2}$

$1,110$

$e = \boxed{123}$

$0,015625$

$123 - 127 = -4$

$0,03125$

$(-1)^1 \left(1 + 2^{-1} + 2^{-2}\right) \times 2^{-4}$

$0,0625$

$-\left(2^{-4} + 2^{-5} + 2^{-6}\right) = 0,000111$

$-0,10975$

TD 04 LCS:

f_1.

c \ ab	00	01	11	10
0	0	0	1	1
1	0	1	1	0

$\bar{c} . a + c . b$

c \ ab	00	01	11	10
0	0	X	1	0
1	1	0	X	1

Karnaugh $f_2 = \bar a \bar b \bar c + abc + \bar a \bar c$

SDP $= f_2 = \bar a \bar b \bar c + abc + \bar a \bar c$

PDS $= f_2 = (a+b+c)(a+\bar b+\bar c)(\bar a+b+c)$

cd \ ab	00	01	11	10
00	1	1	0	0
01	1	0	1	1
11	1	0	1	1
10	1	0	1	1

Karnaugh $f_3 = a\bar b\bar c\bar d + ab\bar c d + abc\bar d + \bar a b c + abcd.$

SDP $= f_3 = a\bar b\bar c\bar d + ab\bar c d + \bar a b c + abcd$

PDS $= f_3 = (a+b+c+d)(\bar a+b+c+\bar d)$

$(a+\bar b+c+d)(a+b+\bar c+d)$

$(a+b+c+d)$

cd \ ab	00	01	11	10
00	x	1	0	x
01	0	1	x	1
11	x	0	x	x
10	1	x	x	x

Karnaugh $f_4 = \bar{b}\bar{c} + ac\bar{d} + \bar{a}c + abd$

$SOP = f_4 = \bar{b}\bar{c} + ac\bar{d} + \bar{a}c + abd$

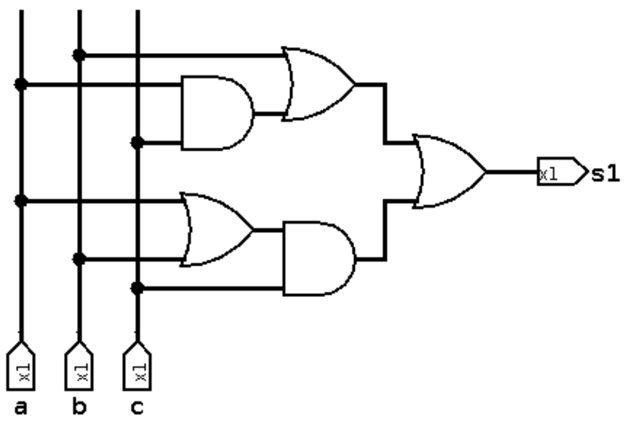
$POS = f_4 = (a+\bar{b}+\bar{c})(a+\bar{b}+\bar{d})(c+d)$

L1 Informatique – EEEA
Logique Combinatoire et Séquentielle
TD n°3 : Analyse de circuits, tables de vérité, simplifications algébriques

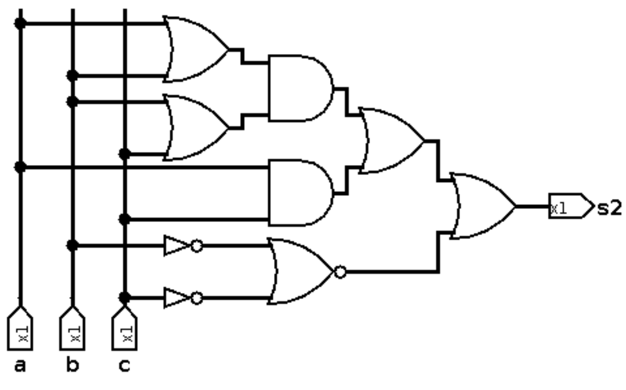
Exercice 1

Soient les deux circuits donnés par la figure 1.

1. Donnez pour chacun des 2 circuits précédents l'équation correspondant au câblage.
2. En supposant que le temps de transition d'une porte vaut T, quel sera le temps nécessaire pour obtenir une sortie valide sur chacun de ces deux circuits.
3. En établissant la table de vérité de chacun des deux circuits, montrez que ces deux circuits réalisent la même fonction logique.
4. Démontrez-le également par transformation algébrique des équations booléennes.
5. Déduisez de la table de vérité les écritures canoniques de la fonction en somme de produits et en produit de sommes.
6. En passant par une transformation algébrique, donnez le câblage équivalent à la fonction précédente utilisant un nombre de portes minimum.
7. Quel est le temps de transition correspondant du circuit.
8. Donnez un câblage de la fonction précédente n'utilisant que des portes NAND.
9. Donnez un câblage de la fonction précédente n'utilisant que des portes NOR.



(a) Circuit 1



(b) Circuit 2

Figure 1 –

Exercice 2

Soit la table de vérité suivante

a	b	c	f
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

1. Donnez l'écriture sous forme de somme canonique de produits de f.
2. Donnez l'écriture sous forme de produit canonique de sommes de f.
3. Donnez l'écriture sous forme de somme canonique de produits de $\overline{f}$.
4. Donnez l'écriture sous forme de produit canonique de sommes de $\overline{f}$.
5. En complémentant le résultat trouvé en question 3 et par des réécritures algébriques, retrouvez le résultat de la question 2
6. En complémentant le résultat trouvé en question 4 et par des réécritures algébriques, retrouvez le résultat de la question 1
7. En partant de l'expression de f trouvée en 1, par des transformations algébriques, montrez que f peut s'écrire
$$f = \overline{a}.\overline{b} + b.c$$
8. En partant de l'expression de f trouvée en 2, par des transformations algébriques, montrez que f peut s'écrire
$$f = (\overline{b} + c).(\overline{a} + b)$$

Exercice 3

Soit f, une fonction logique de 4 variables a, b, c et d, définie de la façon suivante. Lorsqu'une et une seule des variables d'entrée vaut 0, la fonction f est indéterminée. Sinon, si a et b sont égales, f prend la valeur de $c + d$. Pour les cas non cités, f vaut $\overline{a} + cd$.

1. Donnez la table de vérité de la fonction f.
2. Soient les fonctions logiques f_1 et f_2 définies par les expressions algébriques suivantes.

$$f_1 = (\overline{a} + bc)(b + c + d)$$
$$f_2 = \overline{a}(b + c + d) + cd$$

Montrez que f_1 et f_2 sont conformes à la définition de la fonction f.
Montrez que $f_1 \neq f_2$.

$f_1 = (\overline{a} + bc)(b + c + d)$

$f_2 = \overline{a}(\overline{b} + c + d) + cd$

TD 03 exercice 3 :

a	b	c	d	f	f_1	f_2
0	0	0	0	0	0	0
0	0	0	1	1	1	1
0	0	1	0	1	1	1
0	0	1	1	1	1	1
0	1	0	0	1	1	1
0	1	0	1	1	1	1
0	1	1	0	1	1	1
0	1	1	1	X	1	1
1	0	0	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	0	0	0
1	0	1	1	X	0	1
1	1	0	0	0	0	0
1	1	0	1	X	0	0
1	1	1	0	X	1	0
1	1	1	1	1	1	1

f_1 et f_2 sont conforment

3. Oui 2 variables dif dans les 2 fct différentes

L1 Informatique – EEEA
Logique Combinatoire et Séquentielle
TD n°4 : Simplification de fonctions logiques
par la technique des tableaux de Karnaugh
Application à la commande d'un afficheur 7 segments

Exercice 1

Donnez les expressions simplifiées par tableaux de Karnaugh des fonctions logiques définies par les tables de vérité suivantes. Pour chacune des tables de vérité, vous donnerez l'expression simplifiée sous forme de somme de produits (regroupement des 1) et celle sous forme de produit de sommes (regroupement des 0).

a	b	c	f_1
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

a	b	c	f_2
0	0	0	0
0	0	1	X
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	X
1	1	1	1

a	b	c	d	f_3
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

a	b	c	d	f_4
0	0	0	0	X
0	0	0	1	1
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	X
0	1	1	1	1
1	0	0	0	1
1	0	0	1	X
1	0	1	0	X
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	X
1	1	1	1	X

Exercice 2

Un afficheur 7 segments est un dispositif composé de diodes électroluminescentes (DEL) en forme de bâtonnets disposées comme sur la figure suivante.

L'allumage d'une combinaison de ces DEL permet de composer l'affichage de chiffres de 0 à 9, mais aussi des lettres A, B, C, D, E, F. On peut ainsi afficher tous les chiffres du code hexadécimal.

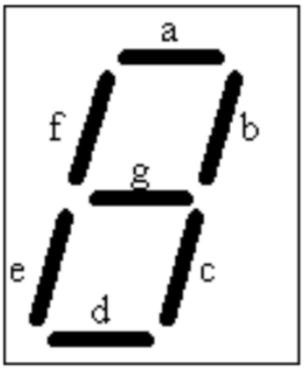


FIGURE 1 – Afficheur 7 segments

FIGURE 2 – Chiffres et lettres de l'afficheur

Ces chiffres peuvent être représentés par des mots de 4 bits ($e_3e_2e_1e_0$) puisqu'il en existe 16 différents. Ainsi, la commande de l'allumage d'une DEL particulière est réalisée par une fonction logique de ces 4 bits. On souhaite réaliser le câblage interne du composant représenté sur la figure suivante, qui recevant en entrée un mot de quatre bits codant un digit hexadécimal, permet de commander l'allumage des DEL a, b, c, d, e, f et g.

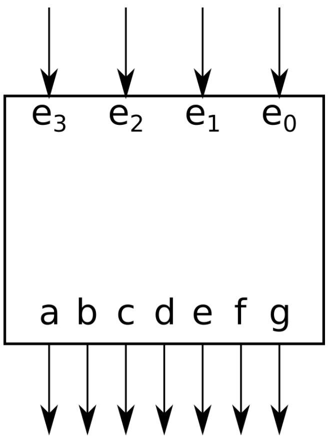


FIGURE 3 – Entrées et sorties du circuit de l'afficheur 7 segments

1. Compléter la table de vérité suivante, donnant les valeurs d'allumage des DEL en fonction de la commande :
2. Pour chaque DEL, établir le tableau de Karnaugh de la fonction des quatre entrées e_3, e_2, e_1, e_0 commandant l'allumage.

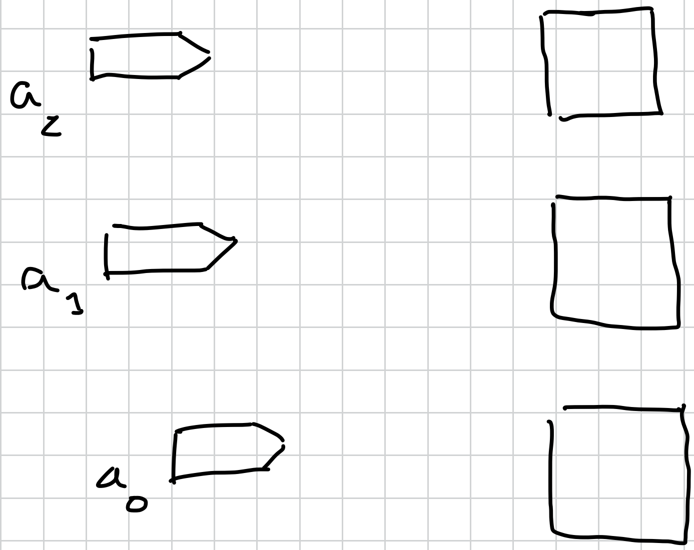
N	e_3	e_2	e_1	e_0	a	b	c	d	e	f	g
0	0	0	0	0							
1	0	0	0	1							
2	0	0	1	0							
3	0	0	1	1							
4	0	1	0	0							
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0							
7	0	1	1	1							
8	1	0	0	0							
9	1	0	0	1							
10(A)	1	0	1	0							
11(B)	1	0	1	1							
12(C)	1	1	0	0							
13(D)	1	1	0	1							
14(E)	1	1	1	0							
15(F)	1	1	1	1							

3. Déduisez-en l'expression simplifiée de la fonction logique commandant l'allumage de chacune des DEL.
4. Comment se simplifient ces fonctions, si on restreint l'affichage aux seuls chiffres de 0 à 9 et que l'on considère que les cas A,B,C,D,E et F ne peuvent se produire ?

TD 07 :

1) $2^4 = 16$ sorties.

2)



3)

Exercice 2 :

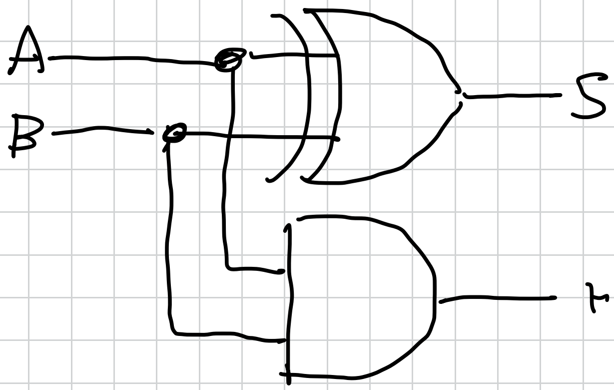
1) La table de vérité des sorties r et s en fct des entrées a et b :

a	b	s	r
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

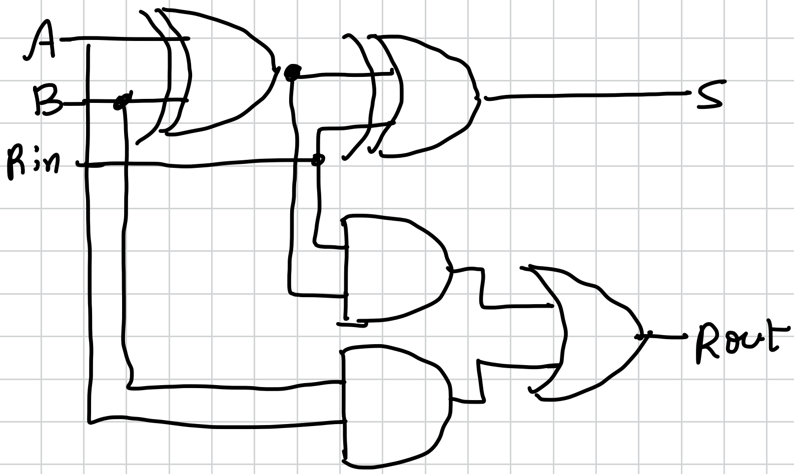
2) $r = a \cdot b$.

$S = a \oplus b$.

3)



4)



5) Table vérité :

a	b	Rin	S	R out
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

6)

$$S = (a \oplus b) \oplus r_{in}$$

$$R_{out} = a.b + r_{in} . (a \oplus b)$$

Exercice 3 :

```
A3 ----> |-----------------|        S3
A2 ----> | Additionneur 4 | ----> |-----------------|        S2
A1 ----> |   bits (AC4)   | ----> | Additionneur 4 | ----> |-----------------|        S1
A0 ----> |-----------------| ----> |   bits (AC3)   | ----> | Additionneur 4 | ----> |-----------------|        S0
      B3 ----> |-----------------| ----> |   bits (AC2)   | ----> | Additionneur 4 | ----> |-----------------|        Sout
      B2 ----> |-----------------| ----> |-----------------| ----> |   bits (AC1)   | ----> | Additionneur 4 | ----> |-----------------|        Cout
      B1 ----> |-----------------| ----> |-----------------| ----> |-----------------| ----> |   bits (AC0)   | ----> | Additionneur 4 | ----> |-----------------| ---->
      B0 ----> |-----------------| ----> |-----------------| ----> |-----------------| ----> |-----------------| ----> |   bits (ACin)  | ----> | Additionneur 4 | ---->
                                                          B3 ----> |-----------------| ----> |-----------------| ----> |-----------------| ---->
```

Aditionneu E_0 et E_1 puis doit addition de E_0 et E_1 avec E_2 et puit E_0 et E_1 et E_2 avec E_3 et puit E_1 et E_2 et E_3 avec E_4.

2) donc il faut utiliser 4 T car chaque addition = T donc 4 additionneur = 4 T.

Exercice 4 :

Fonctions élémentaires de l'algèbre de boole :

I Fonctions binaires et algèbre de boole :

Système binaire = 2 états. $\left\{ \begin{array}{l} \text{numérique : 0 et 1} \\ \text{logique : Vrai et Faux} \\ \text{Electronique : ON et OFF} \\ \dots \end{array} \right.$

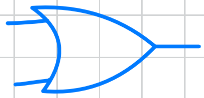
2 Fonctions logiques de base :

La porte OU : Possède au moins 2 entrées. (Exemple a et b)

a	b	y = a + b
0	0	0
0	1	1
1	1	1
1	0	1

(ou noté +)

et est symbolisé comme suit :



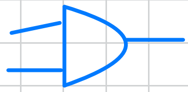
Propriétés de la porte ou :
- Associative : $a+b+c = a+(b+c) = (a+b)+c = (a+c)+b$.
- Commutative : $a+b = b+a$
- Idempotente : $a+a=a$
- 0 est élément neutre : $a+0 = a$
- 1 est élément absorbant : $a+1 = 1$.

La porte ET : Possède au moins 2 entrées. (Exemple a et b)

a	b	y = a · b
0	0	0
0	1	0
1	1	1
1	0	0

(et noté ·)

et est symbolisé comme suit :



Propriétés de la porte et :
- Associative
- Commutative
- Idempotente.
- 1 est élément neutre $a.1 = a$
- 0 est élément absorbant $a.0 = 0$.

Propriétés :

l'opérateur Et est plus prioritaire que OU.

$$a.b+c = (a.b)+c$$
$$\neq a.(b+c).$$

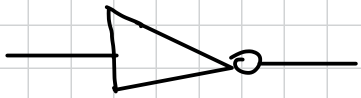
Distributivité :

$$a.(b+c) = a.b + a.c$$
$$a + b.c = (a+b).(a+c)$$

La porte NON :

Si $a = 0$, $\bar{a} = 1$

Si $a = 1$, $\bar{a} = 0$



Propriétés : $\bar{\bar{a}} = a$

$a + \bar{a} = 1 \qquad a \cdot \bar{a} = 0$

$a + \bar{a} b = a + \bar{a} \cdot a + b$

$1 \cdot a + b$

Théorème de De Morgan : $\overline{a \cdot b} = \bar{a} + \bar{b}$

$\overline{a + b} = \bar{a} \cdot \bar{b}$

$\overline{a \cdot b \cdot c \cdot \dots \cdot n} = \bar{a} + \bar{b} + \bar{c} \dots \bar{n}$

$\overline{a + b + c \dots + n} = \bar{a} \cdot \bar{b} \cdot \bar{c} \dots \bar{n}$

$a \cdot b = \overline{\overline{ab}} = \overline{\bar{a} + \bar{b}}$

$a \cdot b = \bar{\bar{a}} \cdot \bar{\bar{b}} = \overline{\bar{a} + \bar{b}}$

$a + b = \overline{\overline{a + b}} = \overline{\bar{a} \cdot \bar{b}}$

$= \bar{\bar{a}} + \bar{\bar{b}} = \overline{\bar{a} \cdot \bar{b}}$

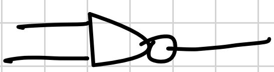
La porte NAND :

la porte NAND $= \overline{\text{ET}}$

a	b	a.b	$\overline{a.b}$
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

porte Nand

Symbole :



$a \cdot b = \overline{\overline{a \cdot b}}$

$= \overline{\overline{ab} \cdot \overline{ab}}$

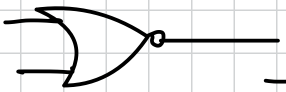
$a + b = \bar{\bar{a}} + \bar{\bar{b}} \iff \overline{\bar{a} \cdot \bar{b}} = \overline{\overline{a \cdot a} \cdot \overline{b \cdot b}}$

$\bar{a} = \overline{a \cdot a}$

La porte NOR :

a	b	$\overline{a+b}$
0	0	1
0	1	0
1	0	0
1	1	0

} porte NOR.

Symbole :


$a.b = \overline{\bar{a}.\bar{b}} = \overline{\bar{a}+\bar{b}}$

$= \overline{\overline{a+a}+\overline{b+b}}$

$a+b = \overline{\overline{a+b}}$

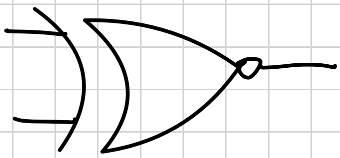
$= \overline{\overline{a+b}+\overline{a+b}}$

$\bar{a} = \overline{a+a}$

Porte OU EXLUSIF : XOR vaut 1 si et seulement si une et une seule de ses entrées est égal à 1. Sinon S=0.

ou exclusif est noté $\oplus$

a	b	$a \oplus b$
0	0	0
0	1	1
1	0	1
1	1	0

Symbole :


$a \oplus b = a+b \,.\, \overline{ab}$

$a \oplus b = a\bar{b} + \bar{a}b$

$a \oplus b = \overline{ab + \bar{a}\bar{b}}$

$a \oplus b = (a+b).(\bar{a}+\bar{b})$.

Ecriture des fonctions logiques :

a	b	c	f
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

SDP :

$f = \bar{a}\bar{b}\bar{c} + \bar{a}bc + a\bar{b}c + ab\bar{c}$

PDS :

$f = (a+b+\bar{c})(a+\bar{b}+c)(a+b+c)(\bar{a}+\bar{b}+\bar{c})$

Logique combinatoire

Rappels : un nombre exprimés

en binaire naturel sur n bits est compris entre 0 et $2^n - 1$.

le resultat de 2 nbres representés sur n bits est compris entre 0 et $2^{n+1} - 2$.

Demi Additionneur :

Sur 1 bit on peut coder soit 0 soit 1.

le resultat de l'addition de 2 nbres de 1 bit est entre 0 et 2.

a	b	R = a + b
0	0	0 0
0	1	0 1
1	0	0 1
1	1	1 0
		R S

$S = a \oplus b = \bar{a}b + a.\bar{b}$

$R = a.b$

Additionneur complet :

a	b	c_{in}	Cout	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

$S = a \oplus b \oplus c_{in}$

$C_{out} = ab + a c_{in} + b c_{in}.$

$= ab + c_{in}.(a + b)$

$= ab + c_{in}.(a \oplus b).$

Soustracteur :

a et b restent 1, 0 ou -1

a	b		S_1	S_0
0	0	0	0	0
0	1	-1	1	1
1	0	1	0	1
1	1	0	0	0

$$S_0 = a \oplus b = a\bar{b} + \bar{a}b$$

$$S_1 = \bar{a}b.$$

Encodeur :

dispose de n sorties et 2^n entrées

une des entrées est activée à la fois

Décodeur :

n entrées et 2^n sorties

une des sorties est activée à la fois.

c \ ab	00	01	11	10
0	0	0	1	0
1	0	1	1	0

$f_1 = (a b) + (b c)]$ tab 1

b \ ac	00	01	11	10
0	0	0	0	1
1	0	0	1	1

$a.\bar{c} + a.b$

c \ ab	00	01	11	10
0	0	0	X 1	1
1	X	1	1	0

$[f_2 = a\bar{c} + a.b + b.c]$ tab 2.

L1 Informatique – EEEA
Logique Combinatoire et Séquentielle
TD n°5 : Codage – Multiplexage
Additionneur – Soustracteur

Exercice 1 – (Dé)codeur et (dé)multiplexeurs

1. De combien de sorties dispose un décodeur ayant 4 entrées ?
2. On dispose de 6 composants identiques. Ces composants ont une entrée particulière nommée EN (enable) active à l'état bas, permettant d'activer le composant. On souhaite qu'un seul de ces composants puisse être activé à la fois. Pour la sélection du composant à activer, on utilise un décodeur. Quel doit être le nombre d'entrées de ce décodeur ? Donnez le câblage correspondant.
3. Un multiplexeur est un dispositif qui, disposant de n fils d'adresse, a 2^n entrées (numérotées de 0 à $2^n - 1$) et 1 sortie. L'entrée dont le numéro correspond à la combinaison présentée sur les fils d'adresse est transmise sur la sortie. On souhaite réaliser un multiplexeur à l'aide d'un décodeur. Réaliser le câblage permettant d'effectuer le multiplexage de 4 entrées e_3, e_2, e_1 et e_0 avec un décodeur 2 bits dont les entrées sont nommées a_1 et a_0.
4. Donnez l'équation des sorties s_3, s_2, s_1 et s_0, d'un décodeur 2 bits en fonction de ses entrées a_1 et a_0.
5. En déduire l'expression algébrique de la sortie s du multiplexeur 4 bits en fonction des entrées e_3, e_2, e_1 et e_0 et des fils d'adresse a_1 et a_0.
6. On dispose de 3 multiplexeurs 4 entrées. Comment doit-on les relier pour effectuer le multiplexage de 8 entrées ?

Exercice 2 – Demi-additionneurs et Additionneurs

Un demi-additionneur est un dispositif disposant de 2 entrées et de 2 sorties. Les 2 entrées a et b sont les 2 bits à additionner. Une des sorties (s) représente la somme et l'autre (r) la retenue.

1. Donner la table de vérité des sorties r et s en fonction des entrées a et b.
2. Déduire l'expression algébrique des sorties r et s, fonctions des entrées a et b.
3. Donner le logigramme du demi additionneur.
4. Un additionneur complet est un dispositif disposant de 3 entrées a, b et r_{in} et de 2 sorties s et r_{out}. Les entrées a et b sont les 2 bits à additionner et r_{in} est une retenue entrante. La sortie s représente la somme et r_{out} représente une retenue sortante. Un tel additionneur complet peut être construit à partir de deux demi-additionneurs, en réalisant tout d'abord l'addition $a + b$ à laquelle on ajoute ensuite la retenue entrante. Donner le schéma correspondant.
5. Donner la table de vérité correspondant aux sorties s et r_{out}, en fonction de a, b et r_{in}.
6. Donner l'expression algébrique des sorties s et r_{out}, fonctions des entrées a, b et r_{in}.
7. Donner le logigramme de l'additionneur complet.

Exercice 3 – Additionneur à propagation de retenue

Un additionneur 4 bits permet de réaliser la somme de deux nombres exprimés en binaire sur des mots de 4 bits.

1. Donner le schéma d'un additionneur 4 bits à propagation de retenue (RCA, Ripple Carry Adder) composé de 4 additionneurs complets.
2. En supposant le temps de transition d'un additionneur égal à T, quel temps faut-il pour obtenir l'addition de nombres de 4 bits ? Qu'en concluez-vous si l'on considère l'addition de mots de plus grande taille.

Exercice 4 – Additionneur-soustracteur

1. Rappeler le principe du complément à 2.
2. Proposer le schéma d'un soustracteur recevant deux mots de 4 bits $A = (a_3\, a_2\, a_1\, a_0)$ et $B = (b_3\, b_2\, b_1\, b_0)$ basé sur un additionneur 4 bits.
3. Proposer le schéma d'un circuit recevant deux mots de 4 bits $A = (a_3\, a_2\, a_1\, a_0)$ et $B = (b_3\, b_2\, b_1\, b_0)$ et un bit de commande C et fournissant un mot de 4 bits $S = (s_3\, s_2\, s_1\, s_0)$ et une retenue sortante C_{out} de telle sorte que :
   — si $C = 0$, alors $S = A + B$
   — si $C = 1$, alors $S = A - B$

L1 M.I.EEEA
Logique Combinatoire et Séquentielle
TD n°6 : Unité Arithmétique et Logique (UAL)

Exercice 1 – L'UAL LS74181

Soient deux mots de 4 bits $A = 1001$ et $B = 0101$ placés en entrée d'une Unité Arithmétique et Logique de type LS74181. En vous appuyant sur les spécifications de celle-ci données par la figure 1, donner la valeur du mot de sortie F pour chacune des configurations données par le tableau suivant :

$S_3S_2S_1S_0$	C_{in}	M	F
0 0 0 0	1	0	
0 0 0 0	X	1	
1 0 0 1	1	0	
1 0 0 1	X	1	
0 1 1 0	1	0	
0 1 1 0	X	1	
0 1 1 0	0	0	
1 1 0 0	0	0	
1 1 0 0	X	1	
1 1 1 1	0	0	
1 1 1 1	X	1	

SELECTION				ACTIVE-LOW DATA		
				M = H	M = L; ARITHMETIC OPERATIONS	
S3	S2	S1	S0	LOGIC FUNCTIONS	Cn = L (no carry)	Cn = H (with carry)
L	L	L	L	F = $\overline{A}$	F = A MINUS 1	F = A
L	L	L	H	F = $\overline{AB}$	F = AB MINUS 1	F = AB
L	L	H	L	F = $\overline{A}$ + B	F = A$\overline{B}$ MINUS 1	F = A$\overline{B}$
L	L	H	H	F = 1	F = MINUS 1 (2's COMP)	F = ZERO
L	H	L	L	F = $\overline{A + B}$	F = A PLUS (A + $\overline{B}$)	F = A PLUS (A + $\overline{B}$) PLUS 1
L	H	L	H	F = $\overline{B}$	F = AB PLUS (A + $\overline{B}$)	F = AB PLUS (A + $\overline{B}$) PLUS 1
L	H	H	L	F = $\overline{A \oplus B}$	F = A MINUS B MINUS 1	F = A MINUS B
L	H	H	H	F = A + $\overline{B}$	F = A + $\overline{B}$	F = (A + $\overline{B}$) PLUS 1
H	L	L	L	F = $\overline{A}$B	F = A PLUS (A + B)	F = A PLUS (A + B) PLUS 1
H	L	L	H	F = A $\oplus$ B	F = A PLUS B	F = A PLUS B PLUS 1
H	L	H	L	F = B	F = A$\overline{B}$ PLUS (A + B)	F = A$\overline{B}$ PLUS (A + B) PLUS 1
H	L	H	H	F = A + B	F = (A + B)	F = (A + B) PLUS 1
H	H	L	L	F = 0	F = A	F = A PLUS A PLUS 1
H	H	L	H	F = A$\overline{B}$	F = AB PLUS A	F = AB PLUS A PLUS 1
H	H	H	L	F = AB	F = A$\overline{B}$ PLUS A	F = A$\overline{B}$ PLUS A PLUS 1
H	H	H	H	F = A	F = A	F = A PLUS 1

FIGURE 1 –

Exercice 2 – Opérations arithmétiques et bits C et V

À partir des informations données, complétez le tableau suivant qui donne pour A et B, exprimés en binaire sur 4 bits :

— les interprétations non-signées et signées de A et de B ;

— les représentations binaires, interprétations non-signées et signées de $A + B$ et $A - B$[1] ;

— pour les opérations d'addition et de soustraction, la valeur des bits $C = C_4 \oplus C_0$ et $V = C_4 \oplus C_3$.

A	0 1 1 1	1 1 1 0	0 0 1 0	1 0 0 1			
$(A)_{NS}$					9		
$(A)_S$							
B	0 0 1 1	0 1 0 1	1 0 0 0	0 1 1 0			
$(B)_{NS}$							
$(B)_S$					- 3	+7	
$(A+B)_2$							
$(A+B)_{NS}$						12	9
$(A+B)_S$							
C						0	
V							1
$(A-B)_2$							0 0 1 1
$(A-B)_{NS}$							
$(A-B)_S$							
C							
V							0

1. L'opération de soustraction est réalisée par $A - B = A + \overline{B} + 1$, le '+1' s'effectue en positionnant la première retenue entrante C_0 à 1

$$\begin{array}{r} 1100 \\ -\ 0101 \\ \hline 0000 \end{array}$$

$$\begin{array}{r} 1\,1100 \\ +\ 0101 \\ \hline 0000 \end{array}$$

1100

12

-4

0101

5

+5

0000

17

+1

1

0

0000

7

-9

1

0

1001

1010

8+2

10

0101

1010

1011

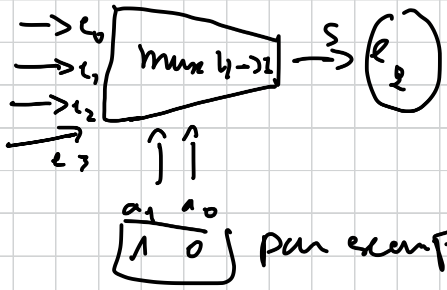
$$\begin{array}{r} 1\ 1011 \\ +\ 0110 \\ \hline 0001 \end{array}$$

$$\begin{array}{r} 1011 \\ -\ 1\,0110 \\ \hline 0000 \end{array}$$

Multiplexeur :

c'est un circuit a 2^n entrées et une sortie choisie parmi les 2^n entrées. le choix de l'entrée qui est est fait par n ligne de selection.

mux 4 —> 1

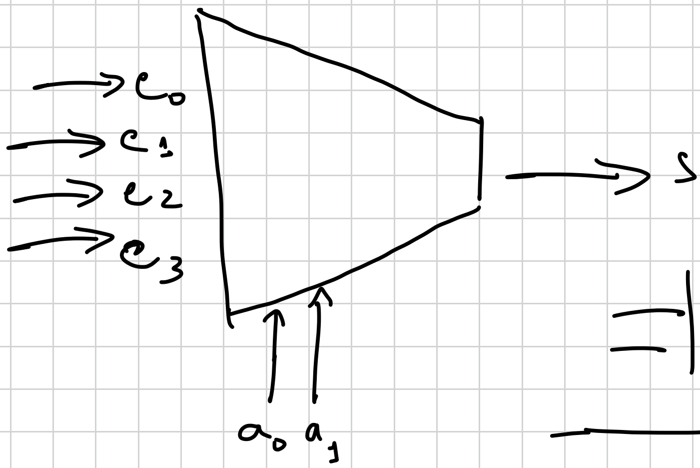


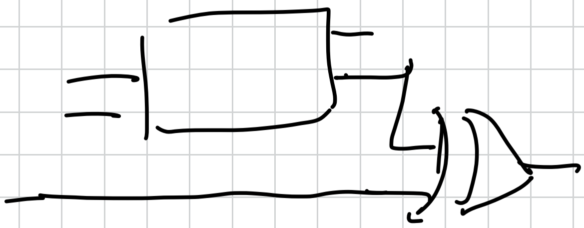
par exemple

a_0	S
0	e_0
1	e_1

$S = \bar{a}_0 \cdot e_0 + a_0 \cdot e_1$

4 entr = $2^{\boxed{2}}$ bits d'ad





a	b	cin	Cout	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

$Cout = a \cdot b + Cin \cdot (a \oplus b)$

$S = a \cdot b \oplus cin$

$S = \bar{e}_0 \cdot \bar{e}_1 \cdot e_2 \cdot e_3$

Fiche récapitulative de multiplexeur, déMux ,codeurs, décodeurs

Le multiplexeur

C'est un circuit 2^n entrées et n fils d'adresse, avec une sortie s
Le choix de l'entrée qui sort est fait par n ligne de sélection

Equation Mux :
4 → 1

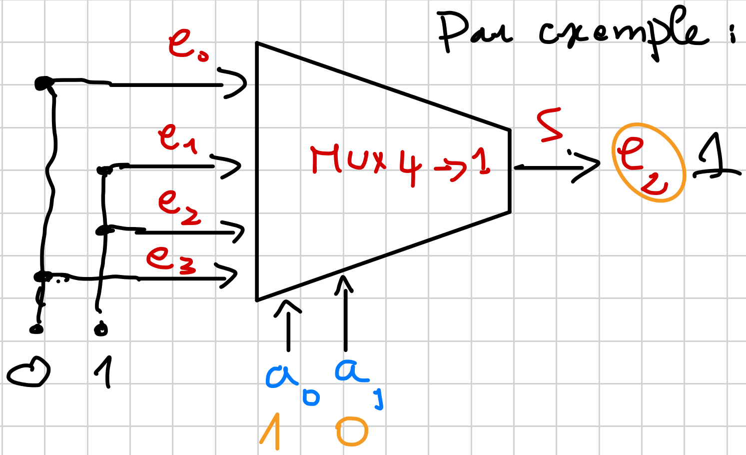
$$S = e_3 \cdot a_0 \cdot a_1 + e_2 \overline{a_0}\, a_1 + e_1 a_0 \overline{a_1} + e_0 \overline{a_0} \cdot \overline{a_1}$$

Exemple :

Mux 4 → 1 $\quad 2^2$ entrées = 4

$2^2 = 4$, n fils d'adresse

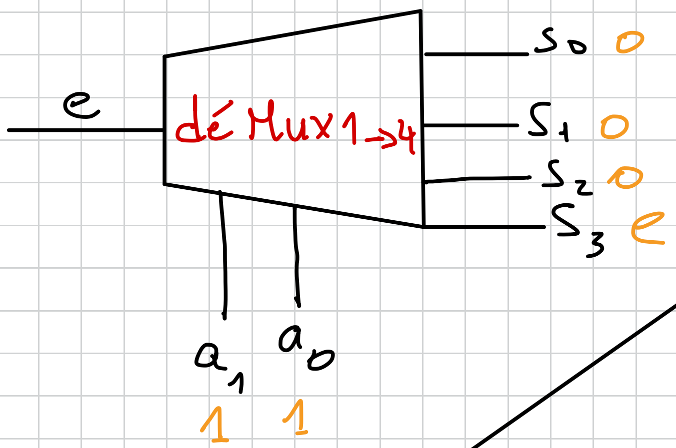
Par exemple : On fixe $a_0 = \boxed{1}$ et $a_1 = \boxed{0}$



	a_0	a_1	f
e_0	0	0	0 e_0
e_1	0	1	1 e_1
e_2	1	0	1 e_2
e_3	1	1	0 e_3

Le dé-multiplexeur

2^n sorties, 1 entrée est n fils d'adresse. Par exemple le démultiplexeur a à 2^2 sorties, 2 fils d'adresse et une entrée



Equation deMux :
1 → 4

$S_0 = \overline{a_1} \cdot \overline{a_0}$

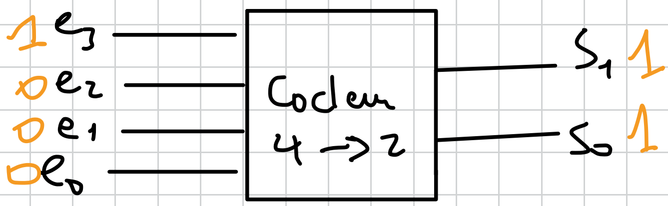
$S_1 = \overline{a_1} \cdot a_0$

$S_2 = a_1 \cdot \overline{a_0}$

$S_3 = a_1 \cdot a_0$

Le codeur

Possède 2^n entrées, une seule a 1 ,n sorties

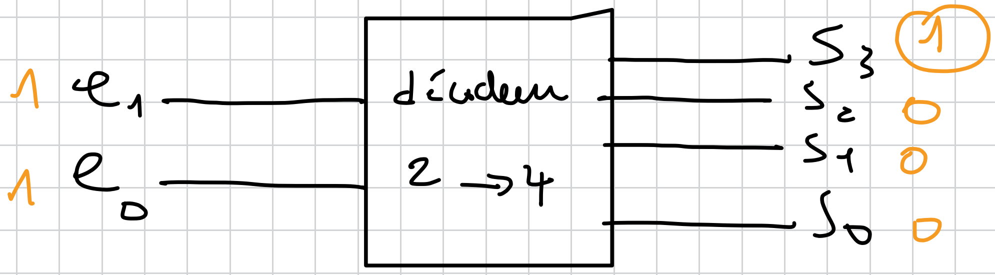


$S_1 = e_3 + e_2$

$S_0 = e_3 + e_1$

Le décodeur

n entrées et 2^n sorties une seule sortie à 1



$S_3 = \overline{e_1} \cdot \overline{e_0}$

$S_2 = \overline{e_1} \cdot e_0$

$S_1 = e_1 \cdot \overline{e_0}$

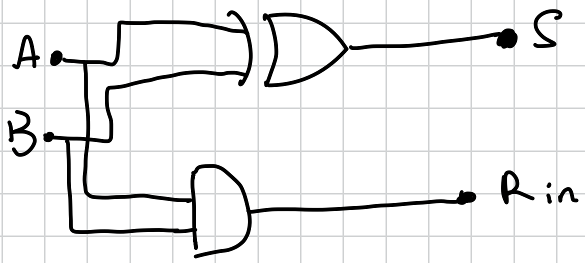
$S_0 = e_1 \cdot e_0$

Fiche récapitulative half-adder, full adder, adder subtracter

The Half Adder : (1 bit)

a	b	Rin	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

logigramme de 1/2 Adder: (1 bit).



$S = a \oplus b$

$Rin = a . b$

The Full Adder: (1 bit)

a	b	Rin	Rout	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

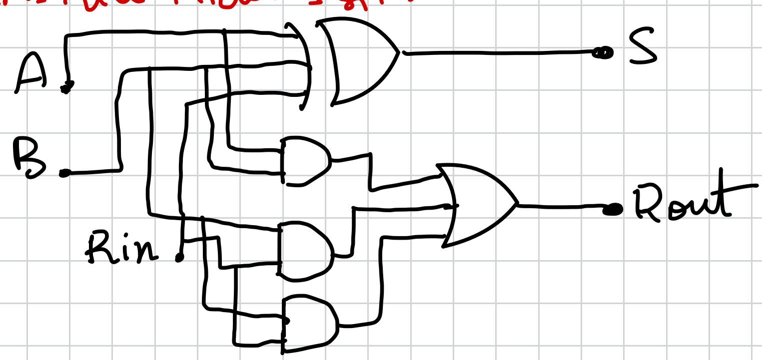
$S = a \oplus b \oplus R_{in}$

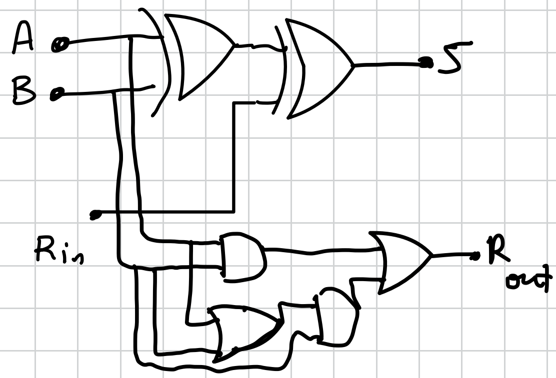
$R_{out} : a.b + b.R_{in} + a.R_{in}$

ou

$R_{out} = a.b + R_{in}.(a+b)$

logigramme Full Adder 1 bit :





The Half-Substractor.

a	b		S_1	S_0
0	0	0	0	0
0	1	-1	1	1
1	0	1	0	1
1	1	0	0	0

$S_1 = \bar{a} \cdot b$

$S_0 = a \oplus b$

Science du numérique 1
Licence I.EEEA première année

Seconde épreuve écrite de contrôle continu

Lundi 14 novembre 2022

durée : 1 heure
aucun document autorisé
usage de tout dispositif électronique interdit

Exercice 1

Dans cet exercice, nous adoptons les notations suivantes :

— $e_{n-1}, e_{n-2} \ldots e_1, e_0$ représentent les entrées d'un dispositif à n entrées ;

— $a_{n-1}, a_{n-2} \ldots a_1, a_0$ représentent les fils d'adresse d'un dispositif à n fils d'adresse ;

— $s_{n-1}, s_{n-2} \ldots s_1, s_0$ représentent les sorties d'un dispositif à n sorties.

Lorsqu'une entrée, respectivement une sortie est unique, elle est simplement notée e, respectivement s.

Pour chacun des circuits donnés sur l'annexe, associez le jeu d'équations qui implémente ce circuit parmi les propositions suivantes.

Jeu d'équations n° 1	$s = e_3.a_1.a_0 + e_2.a_1.\overline{a_0} + e_1.\overline{a_1}.a_0 + e_0.\overline{a_1}.\overline{a_0}$
Jeu d'équations n° 2	$s = e_0.a_1.a_0 + e_1.a_1.\overline{a_0} + e_2.\overline{a_1}.a_0 + e_3.\overline{a_1}.\overline{a_0}$
Jeu d'équations n° 3	$s_3 = e.a_1.a_0$ $s_2 = e.a_1.\overline{a_0}$ $s_1 = e.\overline{a_1}.a_0$ $s_0 = e.\overline{a_1}.\overline{a_0}$
Jeu d'équations n° 4	$s_3 = e.\overline{a_1}.\overline{a_0}$ $s_2 = e.\overline{a_1}.a_0$ $s_1 = e.a_1.\overline{a_0}$ $s_0 = e.a_1.a_0$
Jeu d'équations n° 5	$s_3 = \overline{e_1}.\overline{e_0}$ $s_2 = \overline{e_1}.e_0$ $s_1 = e_1.\overline{e_0}$ $s_0 = e_1.e_0$
Jeu d'équations n° 6	$s_3 = e_1.e_0$ $s_2 = e_1.\overline{e_0}$ $s_1 = \overline{e_1}.e_0$ $s_0 = \overline{e_1}.\overline{e_0}$
Jeu d'équations n° 7	$s_1 = e_3 + e_2$ $s_0 = e_3 + e_1$
Jeu d'équations n° 8	$s_1 = e_3 + e_1$ $s_0 = e_3 + e_2$

Exercice 2

Donnez les tables de vérité des fonctions f et g définies par :

— f est une fonction logique de 4 variables a, b, c et d définie par l'expression suivante

$$f = ((\overline{c}.d) \oplus \overline{a + b}) + \overline{(b + c).a}$$

— g est une fonction logique de 4 variables a, b, c et d. g est indéterminée quand exactement 2 des 4 variables valent 1. Quand le nombre de variables valant 1 est inférieur à 2, g vaut 0. Dans les cas restants, la sortie g vaut $(\overline{a} + b + \overline{c})$.

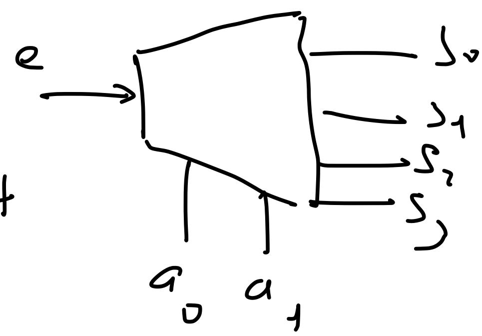
Exercice 1

Multiplexeur à 4 entrées et 2 fils d'adresse : Jeu d'équations n° 1

Décodeur à 2 entrées et 4 sorties : Jeu d'équations n° 5

Démultiplexeur à 2 fils d'adresse et 4 sorties : Jeu d'équations n° 4

Encodeur à 4 entrées et 2 sorties : Jeu d'équations n° 8



Exercice 2

Table de vérité des fonctions f et g α

$\bar{a}+b+\bar{c}$ x y B

$\overline{\alpha}$	$\overline{b+c.a}$	a	b	c	d	f	g	$\overline{\bar{c}.d}$	$\overline{a+b}$	$x \oplus y$
1	0	0	0	0	0	1	0	0	1	1
1	0	0	0	0	1	1	0	1	1	0
1	0	0	0	1	0	1	0	0	1	1
1	0	0	0	1	1	1	X	0	1	1
1	0	0	1	0	0	1	0	0	0	0
1	0	0	1	0	1	1	X	1	0	1
1	0	0	1	1	0	1	X	0	0	0
1	0	0	1	1	1	1	1	0	0	0
1	0	1	0	0	0	1	0	0	0	0
1	0	1	0	0	1	1	X	1	0	1
0	1	1	0	1	0	0	X	0	0	0
0	1	1	0	1	1	0	0	0	0	0
0	1	1	1	0	0	0	X	0	0	0
0	1	1	1	0	1	1	1	1	0	1
0	1	1	1	1	0	0	1	0	0	0
0	1	1	1	1	1	0	1	0	0	0

A+B = 13

A+B

1 1 1 0 0
1 0 1 0 1
0 0 1 1 1

8 2 1
1 0 1 1
0 1 0 0

Exercice 3

Donnez, sous forme de somme de produits ou de produit de sommes, les expressions algébriques simplifiées par tableau de Karnaugh des fonctions f et g définies par les tables de vérité suivantes.

a	b	c	d	f	g
0	0	0	0	0	1
0	0	0	1	1	X
0	0	1	0	0	0
0	0	1	1	1	X
0	1	0	0	0	0
0	1	0	1	1	1
0	1	1	0	1	X
0	1	1	1	0	0
1	0	0	0	1	1
1	0	0	1	1	X
1	0	1	0	1	0
1	0	1	1	0	0
1	1	0	0	0	0
1	1	0	1	1	X
1	1	1	0	1	1
1	1	1	1	0	0

Karnaugh: (f)

cd \ ab	00	01	11	10
00	0	0	1	0
01	1	1	1	1
11	1	0	0	0
10	0	1	1	1

cd \ ab	00	01	11	10
00	1	0	1	0
01	X 1	1 1	X 1	X 1
11	X	0	0	0
10	0	X	0	1

$c\bar{d} + ab\bar{d} + bc\bar{d}$

$+ ac\bar{d} + abd$

Exercice 4

Soit une unité arithmétique de 4 bits.
Complétez le tableau donné sur l'annexe

0100

1011

Mohamed Shiny

$$\begin{array}{r} 1001 \\ +\ 0100 \\ \hline 1101 \end{array}$$

$6 + 8 = 13$

101

$B = 9$

110

-2

$6 - 8 = -2$

$2A = 8$

$A = 4$

$A + B = 13$

$A - B = -5$

Exercice 3

1. Simplification par tableau de Karnaugh de l'expression algébrique de la fonction f

cd \ ab	00	01	11	10
00	0	0	1	0
01	1	1	1	1
11	1	0	0	0
10	0	1	1	1

$a\cancel{b}\bar{d} + \cancel{\bar{c}d} + \bar{a}\bar{b}d + \cancel{b}c\bar{d} + ac\bar{d}$

$\bar{c}d + a\bar{b}\bar{d} + bc\bar{d} + \bar{a}\bar{b}d$

$g =$

2. Simplification par tableau de Karnaugh de l'expression algébrique de la fonction g

cd \ ab	00	01	11	10
00	1	0	1	0
01	X 1	1	X 1	X 1
11	X	0	0	0
10	0	X	0	1

$h = \bar{c}d + \bar{a}b\bar{c} + ab\bar{c} + a\bar{b}c\bar{d}$

Exercice 4

Représentation binaire de A	0110	1011
Interprétation non signée de A	6	11
Interprétation signée de A	+6	-5
Représentation binaire de B	1101	1101
Interprétation non signée de B	13	13
Interprétation signée de B	-3	-3
Représentation binaire de F=A+B	0011	1000
Interprétation non signée de F=A+B	3	8
Interprétation signée de F=A+B	+3	-8
Bit C produit par A+B	1	1
Bit V produit par A+B	0	0
Représentation binaire de F=A-B	1001	1110
Interprétation non signée de F=A-B	9	14
Interprétation signée de F=A-B	-7	-2
Bit C produit par A-B	1	1
Bit V produit par A-B	1	0

```
1 1 1 1 0
   1 0 1 1
+  1 1 0 1
-----------
   1 0 0 0
```

```
0 1 1 0
   1 0 1 1
+  0 0 1 1
-----------
   1 1 1 0
```

2+4+8

```
1 1
   0 1 1 0
+  0 0 1 1
-----------
   1 0 0 1
```

a	b	c	f
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

SCDP:

$$f = \bar{a}\bar{b}c + \bar{a}b\bar{c} + \bar{a}bc + abc$$

PCDS:

$$f = (a+b+c)(\bar{a}+b+c)\cdot(\bar{a}+b+\bar{c})(\bar{a}+\bar{b}+c)$$

c \ ab	00	01	11	10
0	0	1	0	0
1	1	1	1	0

SDP: $f = \bar{a}b + \bar{a}c + bc$

PDS: $(b+c)\cdot(\bar{a}+c)\cdot(\bar{a}+b)$

c \ ab	00	01	11	10
0	1	0	0	1
1	1	1	0	0

SDP

$f = \bar{b}\bar{c} + \bar{a}c$

PDS:

$(\bar{b}+c)(\bar{a}+\bar{c})$

Codage : Donner un code de n bits correspondant à une info parmi 2^n.

Décoder : récupérer une info parmi 2^n étant donné son code.

Codeur (Encodeur) :

2^n entrées : une seule à 1

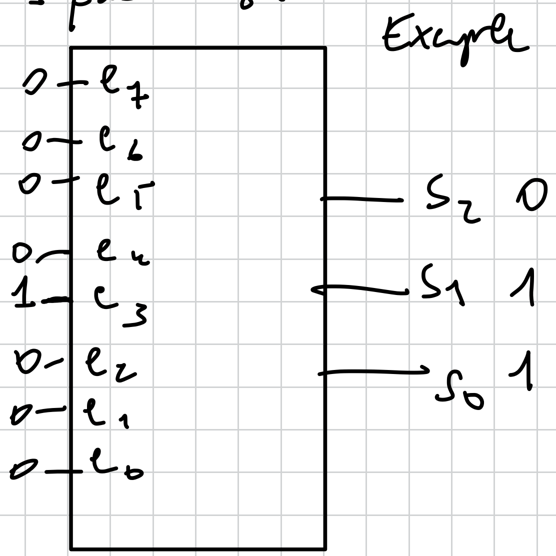
n sorties : le code binaire de l'indice de l'entrée valant 1

Décoder :

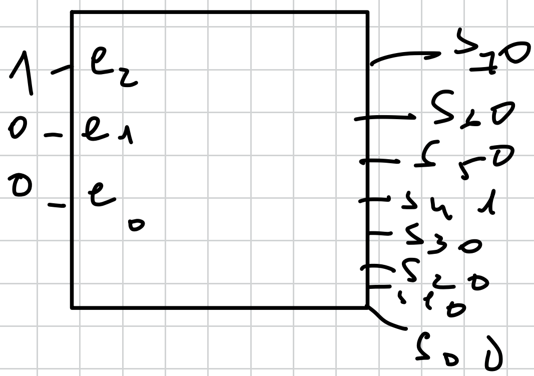
n bits en entrée

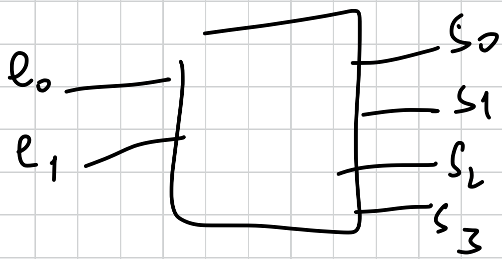
2^n bits en sortie : une seule à 1, celle dont l'indice correspond au code

Codeur 1 parmi 8 :

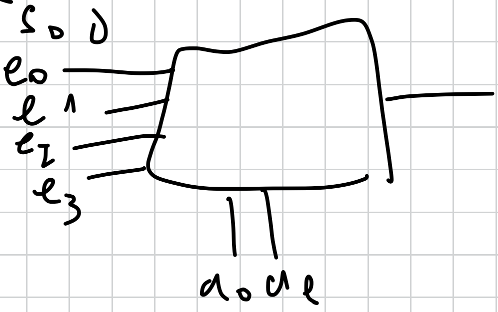


Décodeur :





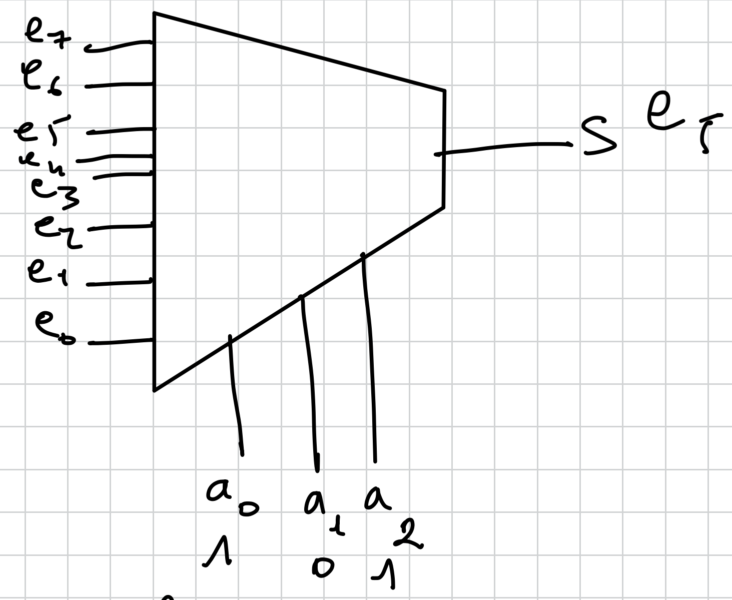
$S_0 = \overline{e_0} . \overline{e_1}$



multiplexage:

2^n entrées

1 seul sortie n fils d'adresses

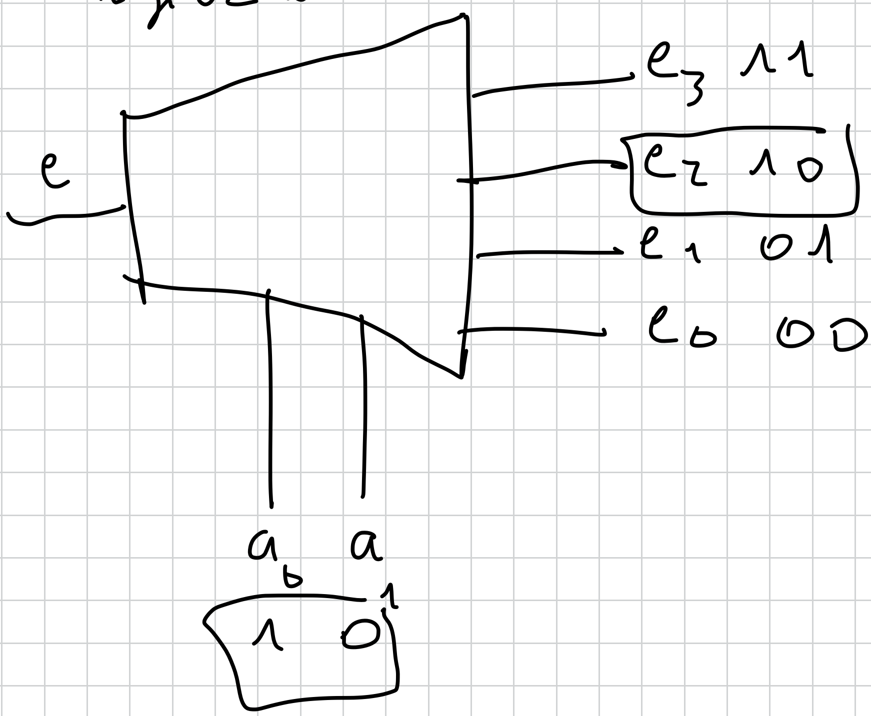


Demultiplexe:

2^n sortie

1 entrée

n fil d'adr



unité arithmétique et logique

2 entrées de n bits chacune

1 mot de commande

1 sortie de n bits

1 mot d'état

$C = C_0 \oplus C_n$

$V = C_{n-1} \oplus C_n$

$A - B = A + \overline{B} + 1$

$\overline{B} + 1$

1011

```
 1  1 1 0
  1 0 0 1
+ 1 0 1 1
---------
  0 1 0 0
```

C = 1

V = 0

Additionneur complet :

a	b	C_{in}	C_{out}	S
0	0	0		0
0	0	1		0
0	1	0		1
0	1	1		0
1	0	0		1
1	0	1		0
1	1	0		0
1	1	1		0

$$\boxed{S = a \oplus b \oplus C_{in}}$$

$$C_{out} = a.b + C_{in}(a \oplus b)$$

$$\boxed{C_{out} = ab + a\,C_{in} + b\,C_{in}}$$

b \ a	0	1
0	1	1
1	0	1

$PDS = a \cdot \bar{b}$

$$\boxed{SDP = \bar{b} + a}$$

c \ ab	00	01	11	10
0	0	1	1	1
1	0	1	1	0

$SDP = b + a \cdot \bar{c}$

$PDS = (b + \bar{c}) \cdot (a + b)$

cd \ ab	00	01	11	10
00	0	1	0	1
01	1	0	1	1
11	1	0	0	1
10	0	1	0	1

$\bar{b}d + a\bar{b} + a\bar{c}d$

$\bar{a}b\bar{d}$

Ecriture Algebrique simplifié

a	b	c	f
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

c \ ab	00	01	11	10
0	1	0	0	1
1	1	1	0	0

Somme de Produits :

$f = \bar{b}\bar{c} + \bar{a}c$

Produit des sommes :

$f = (\bar{b} + c) . (a + c)$.

a	b	c	d	f
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

Cd \ ab	00	01	11	10
00	0	1	1	0
01	0	1	0	1
11	1	0	1	1
10	1	1	1	1

cd \ ab	00	01	11	10
00	1	0	1	X 1
01	0	0	1	1
11	X	1	0	X
10	X	1	X	1

$$f = \bar{b}\bar{c}\bar{d} + a\bar{c} + \bar{b}c + \bar{a}c$$

A 1001

9

-7

B 1010

10

-6

A+B 0011

3

+3

c 1

V 1

A-B $\bar{1}\bar{1}\bar{1}\bar{1}$

15

-1.

c 1

V 0

$\boxed{0}$

$\begin{array}{r} 1\,1\,1\;\; \\ -\; 1\,1001 \\ \boxed{1}\; 1\,1010 \\ \hline 1\,1\,1\,1 \end{array}$

$\begin{array}{r} 1001 \\ +\;\; 110 \\ \hline 1111 \end{array}$

$\boxed{1}$

$\begin{array}{r} 1010 \\ +\; 1001 \\ \hline 0011 \end{array}$

-3

$\boxed{1}$ 1001 $\boxed{0}$

$\begin{array}{r} 1001 \\ +\; 1010 \\ \hline 0011 \end{array}$

$\begin{array}{r} 1001 \\ +\; 0110 \\ \hline 1111 \end{array}$

A+B 1101

13

-3

C 0

V 0

A-B 0101

5

+5

C 0

V 0

A 1001

9

-7

B 0100

~~5~~ 4

+4

1101
0010
0011

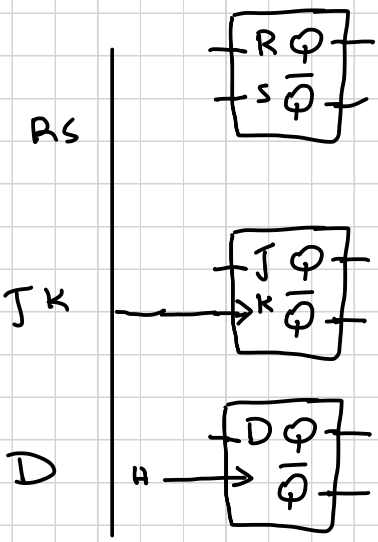
A+B+A-B=14

2A=14

A=7

9 18

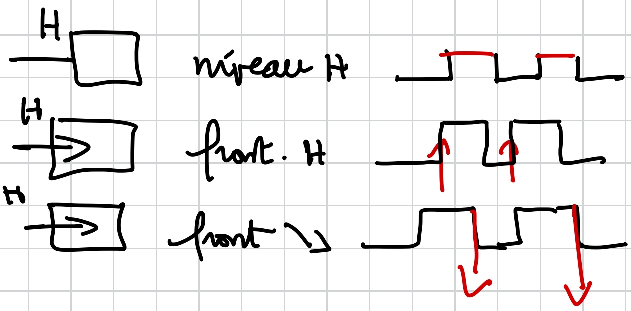
TD 07 bascules:



R	S	Q
0	0	Q_n aucun changement
0	1	1
1	0	0
1	1	? indéfinie

J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q_n}$ Commutation

D	Q_{n+1}
0	0
1	1



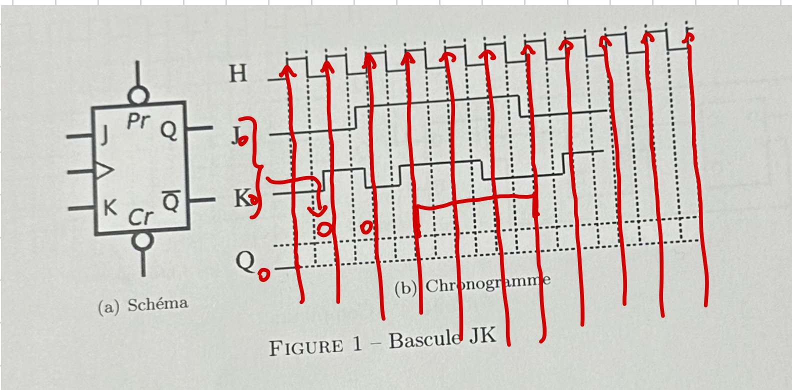
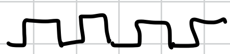


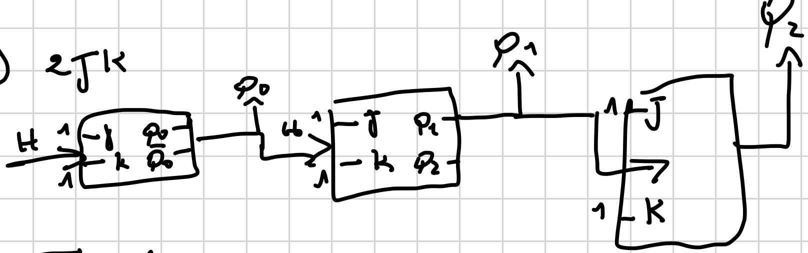
FIGURE 1 – Bascule JK

1

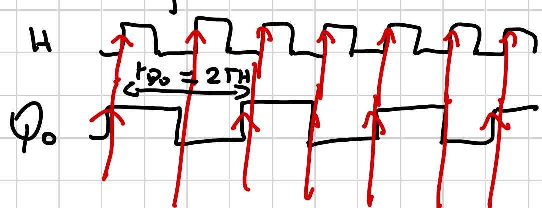
3)

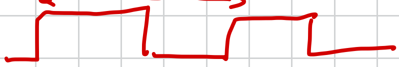


4) 2JK



5) $T_H = \frac{1}{f}$



φ_1 

$T_{\varphi_1} = 4T_H$

$T_H = \frac{1}{f_H} = f_H = \frac{1}{T_H}$

$f_{\varphi_0} = \frac{1}{T_{\varphi_0}} = \frac{1}{2}$

$f_{\varphi_1} = \frac{1}{4}$.

$T_{\varphi_2} = 8TH$

φ_2 

Logique Combinatoire et Séquentielle

L1 I.EEEA
troisième épreuve de contrôle continu

Lundi 12 décembre 2022

durée : 1 heure
aucun document autorisé
usage de dispositifs électroniques ou connectés interdit

Exercice 1

1. Soit le schéma de la figure 1. Complétez le chronogramme de la figure 5 figurant sur l'annexe en donnant la succession de valeurs prises par Q_2, Q_1 et Q_0.

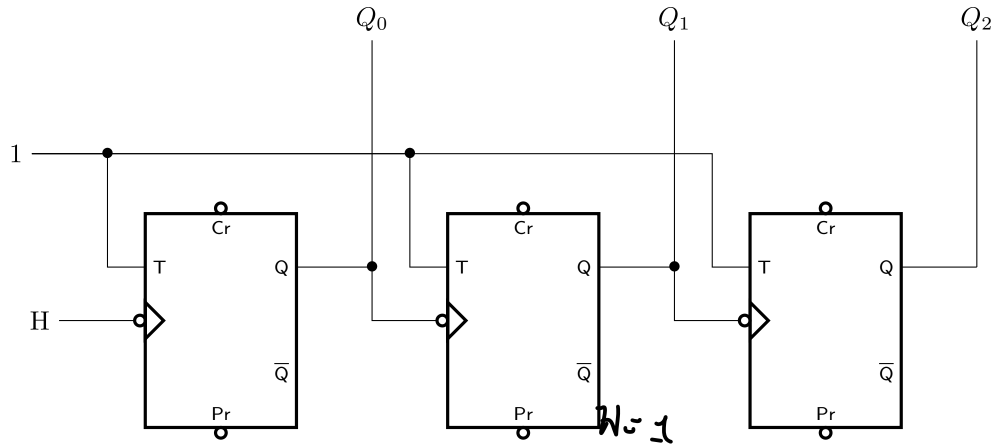


FIGURE 1 –

$\overline{H} = 0$ $Q_0 = 0$ $Q_2 = 1$ $\overline{Q_2} = 0$

2. Soit le schéma de la figure 2. Complétez le chronogramme de la figure 6 figurant sur l'annexe en donnant la succession de valeurs prises par Pr, Q_2, Q_1 et Q_0.

$Pr = 0$ $Pr = \overline{H} + Q_0 + \overline{Q_2}$

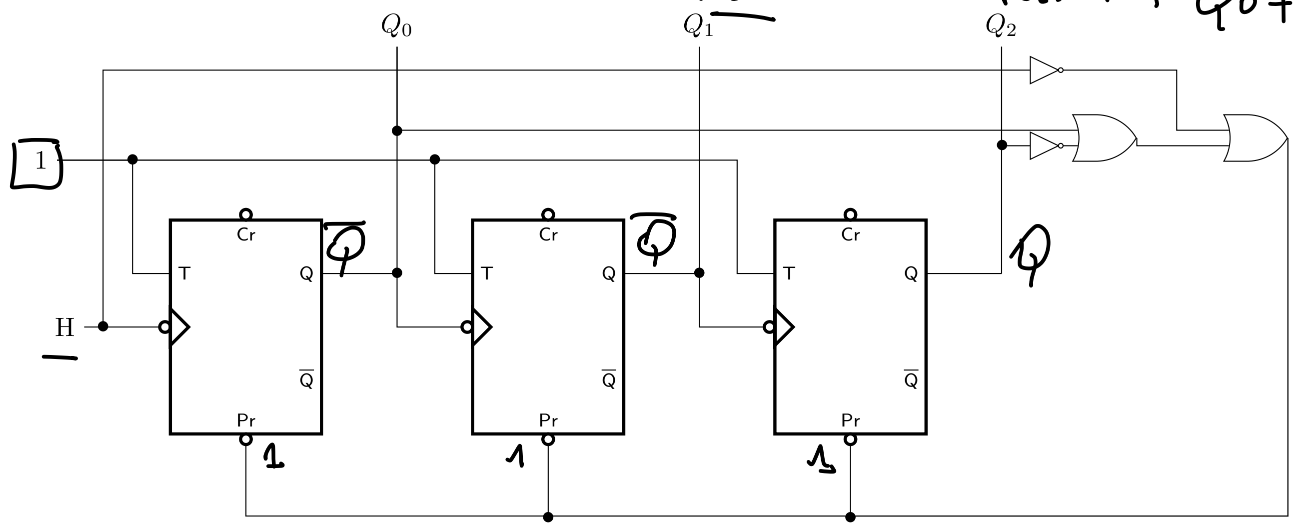


FIGURE 2 –

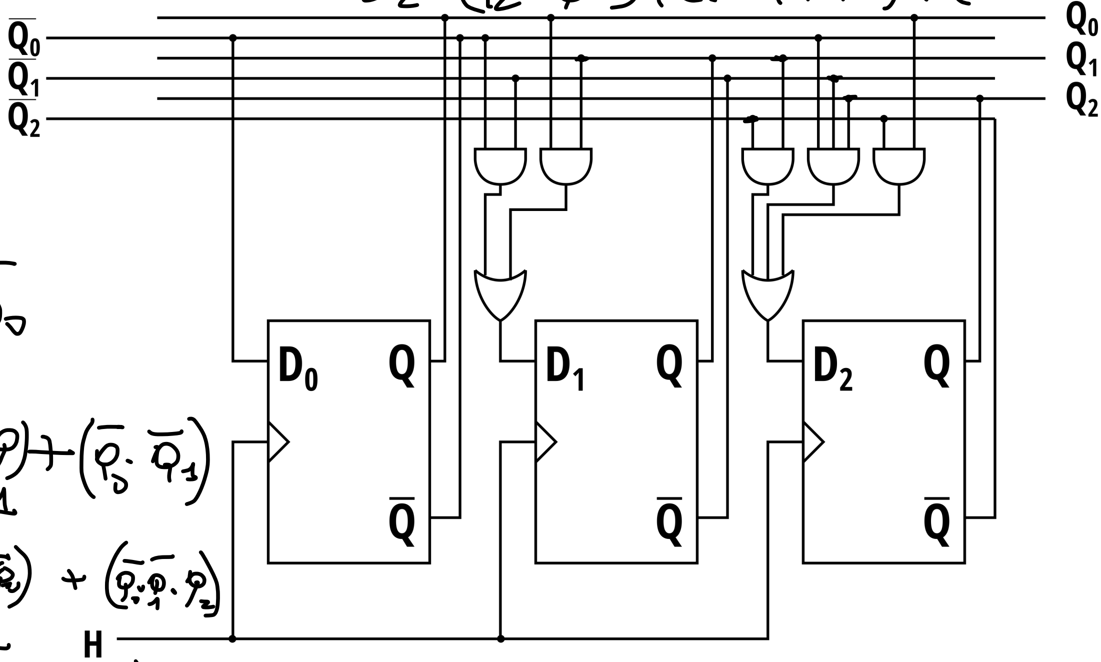
$D_0 = \overline{Q_0}$

$D_1 = (Q_1 \cdot Q_0) + (\overline{Q_1} \cdot \overline{Q_0})$

$D_2 = (\overline{Q_2} \cdot Q_1) + (\overline{Q_0} \cdot \overline{Q_1} \cdot Q_2) + (\overline{Q_0} \cdot \overline{Q_2})$

Exercice 2

On donne le montage de la figure 3.



$D_0 = \overline{Q_0}$

$D_1 = (Q_0 \cdot Q_1) + (\overline{Q_0} \cdot \overline{Q_1})$

$D_2 = (\overline{Q_2} \cdot \cancel{Q}) + (\overline{Q_0} \cdot \overline{Q_1} \cdot Q_2) + (\overline{Q_2} \cdot Q_1)$

Figure 3 – Séquenceur de l'exercice

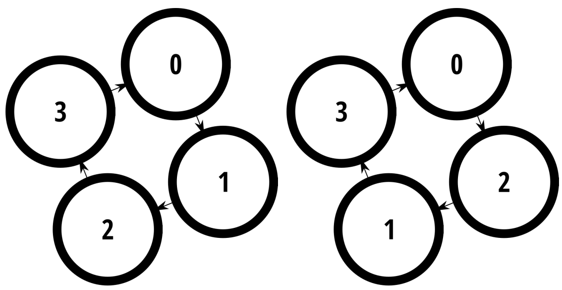
1. Donnez, en fonction des sorties Q_2, Q_1 et Q_0, les équations logiques des entrées D_2, D_1 et D_0 des bascules.
2. En déduire la table de vérité des entrées D_2, D_1 et D_0 des bascules.
3. Donnez, sous la forme d'un graphe, la séquence d'états décrite par le séquenceur.

Exercice 3

On cherche à réaliser un séquenceur piloté par un bit de commande C à partir de deux bascules JK.
Selon la valeur du bit C, le séquenceur devra réaliser l'un des deux cycles de la figure 4.

1 0

Q_n	Q_{n+1}	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0



(a) $C = 0$ (b) $C = 1$

Figure 4 – Cycles décrits par le séquenceur de l'exercice 3 selon la valeur du bit C

1. Rappelez la table de transition d'une bascule JK qui donne les valeurs des entrées J et K à appliquer pour passer d'un état de la sortie Q à l'état suivant.
2. Pour chaque combinaison de CQ_1Q_0, donnez la valeur suivante du mot Q_1Q_0.
3. Pour ces mêmes combinaisons, donnez les valeurs de $J_1K_1J_0K_0$ à appliquer pour obtenir la transition voulue.
4. Donnez les équations logiques de $J1$, K_1, J_0 et K_0 en fonction de C, Q_1 et Q_0.

Nom : **Prénom :** **Groupe TD :**

Exercice 1

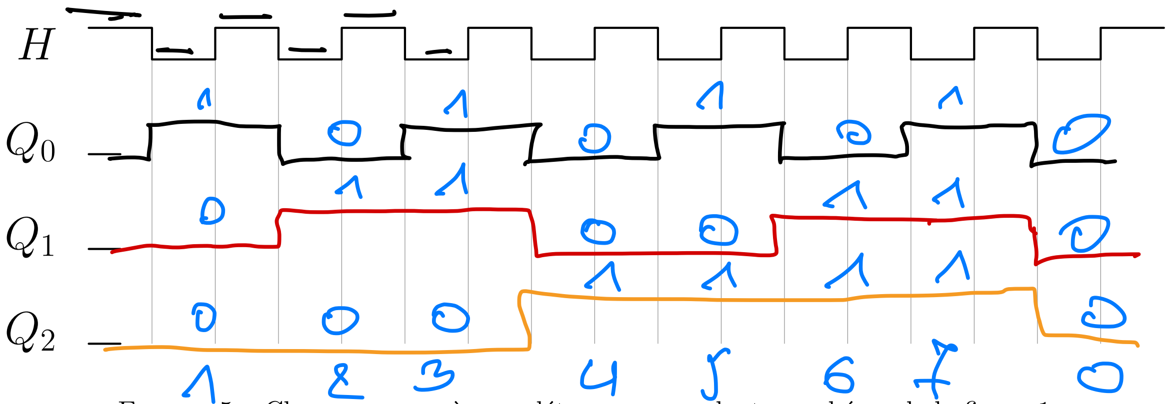


Figure 5 – Chronogramme à compléter correspondant au schéma de la figure 1

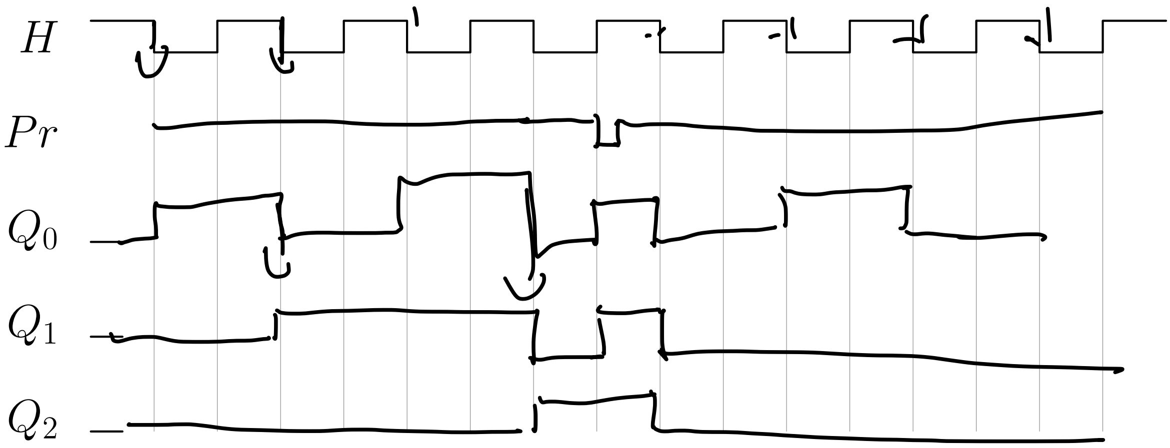


Figure 6 – Chronogramme à compléter correspondant au schéma de la figure 2

Contrôle

$Pr = \bar{H} + \bar{Q_2} + Q_0 \Rightarrow Pr = 0 \Leftrightarrow (H = 1) \;\&\; (Q_2 = 1) \;\&\; (Q_0 = 0)$

$(H = 1 \;\&\; Q_2 = 1 \;\&\; Q_0 = 1$, $P_r = 0)$

Exercice 2

1. $D_0 = \bar{Q_0}$

   $D_1 = (Q_0 \cdot Q_1) + (\bar{Q_0} \cdot \bar{Q_1})$

   $D_2 =$

2. $0 \to 3$

$0 \to 3 \to 6 \to 1 \to 4 \to 7 \to 2 \to 5 \to 0$

Q_2	Q_1	Q_0	D_2	D_1	D_0
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	0	1
0	1	1	1	1	0
1	0	0	1	1	1
1	0	1	0	0	0
1	1	0	0	0	1
1	1	1	0	1	0

$0 \to 3$
$1 \to 4$
$2 \to 5$
$3 \to 6$
$4 \to 7$
$5 \to 0$
$6 \to 1$
$7 \to 2$

3. Cycle des états et transitions du séquenceur

$0 \to 3$
$1 \to 4$
$2 \to 5$

Exercice 3

1. Table de transition de la bascule JK

Q_n	Q_{n+1}	J	K
0	0	0	x
0	1	1	x
1	0	x	1
1	1	x	0

mix a 1

$\boxed{0\ 1}$

Sort 1 1

2.

0 1

1 1

1 1 → 0 1

État actuel			État futur	
c	Q_1	Q_0	Q_1	Q_0
0	0	0	0	1
0	0	1	1	0
0	1	0	1	1
0	1	1	0	0
1	0	0	1	0
1	0	1	1	1
1	1	0	0	1
1	1	1	0	0

3. 1 → 0

$\boxed{1}$ 0 → $\boxed{0}$ 1

1 → 0

0 1

1 1

État actuel			Entrées à appliquer			
c	Q_1	Q_0	J_1	K_1	J_0	K_0
0	0	0	0	x	1	x
0	0	1	1	x	x	1
0	1	0	x	0	1	x
0	1	1	x	1	x	1
1	0	0	1	x	0	x
1	0	1	1	x	x	0
1	1	0	x	1	1	x
1	1	1	x	1	x	1

4. **Equation logique de J_1 :** $C + Q_0$
   Equation logique de K_1 : $C + Q_0$
   Equation logique de J_0 : $\overline{C} + Q_1$
   Equation logique de K_0 : $\overline{C} + Q_0$

Bascule RS:

R (reset) mise a zéro

S (set) mise a 1

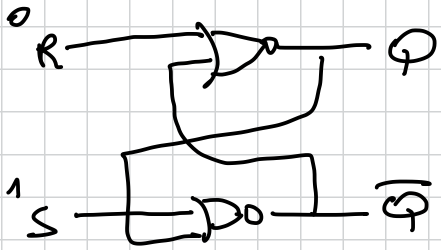


Table vérité

R	S	Q_+	$\overline{Q}_+$
0	0	Q	$\overline{Q}$
0	1	1	0
1	0	0	1
1	1	X	X

Table de transition

Q	Q^+	R	S	
0	0	X	0	mémoire mise a 0
0	1	0	1	mise a 1
1	0	1	0	mise a 0
1	1	0	X	

Q_n	Q_{n+1}	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

Soit mà 0 : $J=0$ $K=1$
ou mémo : $J=0$ $K\,0$
Soit comp : $J=1$ $K=1$
ou mà 1 , $J=1$ $K\,0$

$J = Q_n + Q_{n+1}$

$K = Q_n \oplus Q_{n+1}$

J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q_n}$

C	Q_1	Q_0	Q_{1+}	Q_{0+}
0	0	0	0	1
0	0	1	1	0
0	1	0	1	1
0	1	1	0	0
1	0	0	1	0
1	0	1	1	1
1	1	0	0	1
1	1	1	0	0

J K ⇒

J_1 □ $K_1 = Q_1$

J_1	K_1	J_0	K_0

00

10

Q_n	Q_{n+1}	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

S_0

K

$\boxed{\text{Synchrone}}$

Science du Numérique 1

L1 I.EEEA
troisième épreuve de contrôle continu

Vendredi 4 février 2022

D	S_0
0	0
1	1

durée : 1 heure
aucun document autorisé
usage de dispositifs électroniques ou connectés interdit

Exercice 1

1. Soit le montage de la figure 1. Complétez le chronogramme sur l'annexe.

J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q_n}$

$Cr = 0 \Rightarrow Q = 0$

$Pr = 0 \Rightarrow Q = 1$

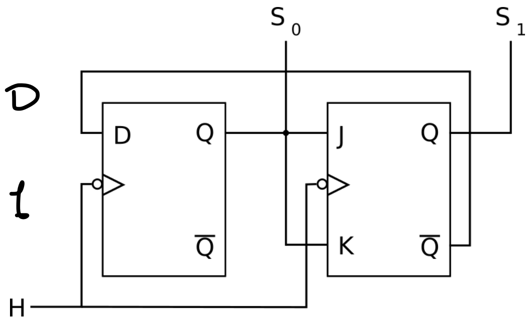


FIGURE 1 – Schéma du montage pour la question 1 de l'exercice 1

2. Soit une bascule JK fonctionnant sur front montant, dont la sortie est nommée Q. Complétez le chronogramme sur l'annexe.
3. Soit une bascule JK fonctionnant sur front montant, dont la sortie est nommée Q, et disposant d'entrées asynchrones Pr et Cr actives à l'état bas. Les entrées J et K sont toutes deux fixées à la valeur 1. Complétez le chronogramme sur l'annexe.

Exercice 2

1. Soit le schéma de la figure 2. Remplir le chronogramme de l'annexe.

D	Q
0	0
1	1

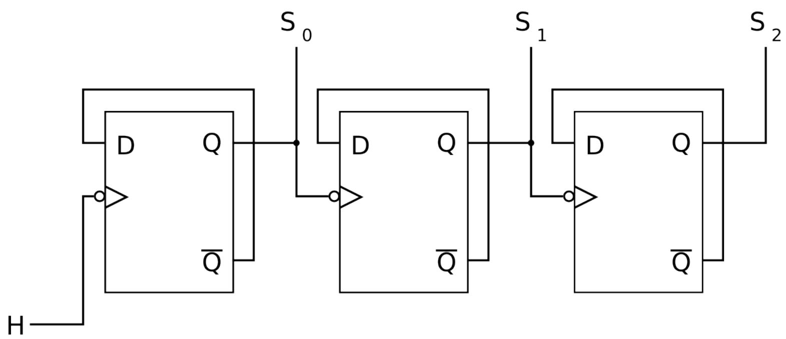


FIGURE 2 – Schéma du séquenceur sans entrée asynchrone

2. En déduire la fonction réalisée par le montage.
3. Quel est l'effet de l'entrée asynchrone Pr sur une bascule.
4. Sur le schéma de la figure 3, pour quelles combinaisons du mot $S_2S_1S_0$, l'entrée asynchrone Pr vaut elle 0 ?

$\overline{S_2 + S_1}$) $P_1 = 0$

$\overline{S_2} \cdot \overline{S_1}$) $P_1 = 0$

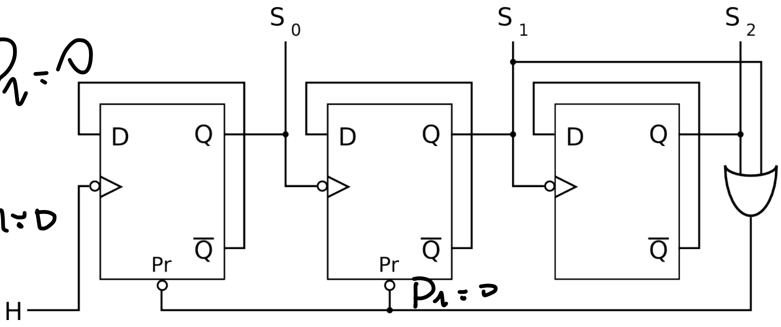


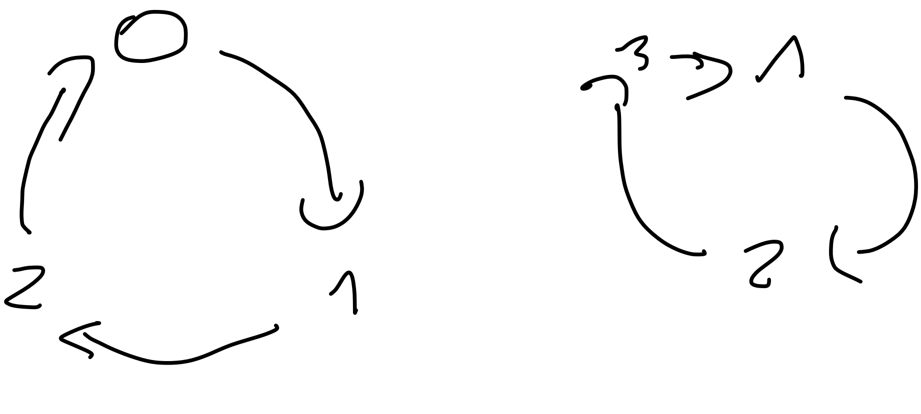
FIGURE 3 – Schéma du séquenceur avec entrée asynchrone

5. En déduire la fonction réalisée par le montage de la figure 3.

Exercice 3

Pour la conception d'un séquenceur synchrone, on dispose de deux bascules :
— une bascule JK dont les entrées sont nommées respectivement J_1 et K_1, et dont la sortie est nommée Q_1 ;
— une bascule D dont l'entrée est nommée D_0 et dont la sortie est nommée Q_0.
Le mot Q_1Q_0 est la représentation binaire naturelle des différents états.
On dispose également d'un bit de commande c permettant de choisir le cycle que doit réaliser le séquenceur de la façon suivante :
— si $c = 0$, le séquenceur réalise un comptage itératif de 0 à 2 ;
— si $c = 1$, le séquenceur réalise un comptage itératif de 1 à 3.

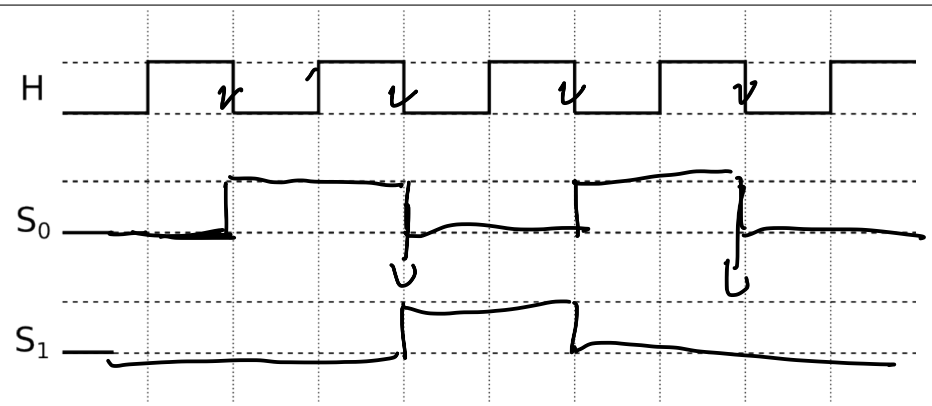
1. Remplir le tableau de l'annexe donnant la valeur de l'état futur du mot Q_1Q_0 en fonction de l'état actuel de Q_1, Q_0 et c. Les états hors cycle devront renvoyer vers un état indéterminé.
2. En déduire les valeurs des entrées J_1, K_1 et D_0 à appliquer permettant d'atteindre l'état futur.
3. En déduire les équations logiques des entrées J_1, K_1 et D_0 des bascules en fonction des sorties Q_1 et Q_0 et du bit de commande c.



Nom : **Prénom :** **Groupe TD :**

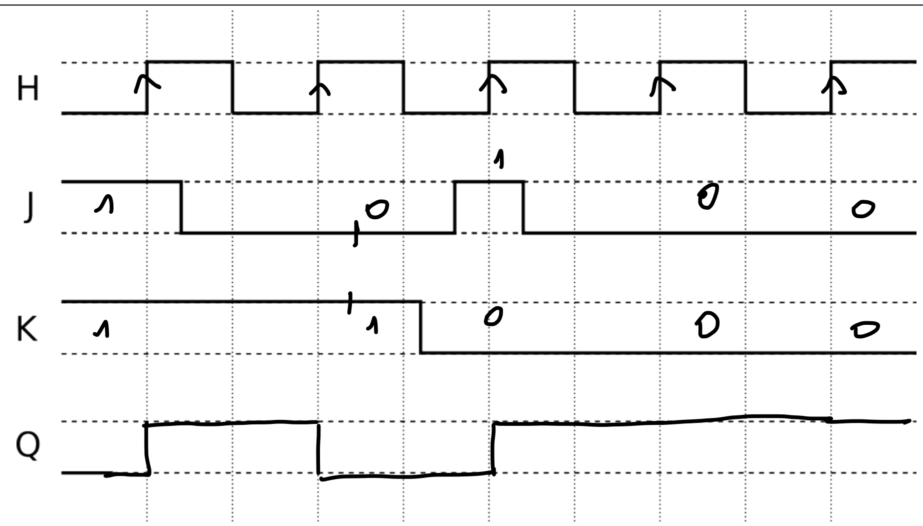
Exercice 1

Chronogramme 1 Chronogramme du montage de la figure 1



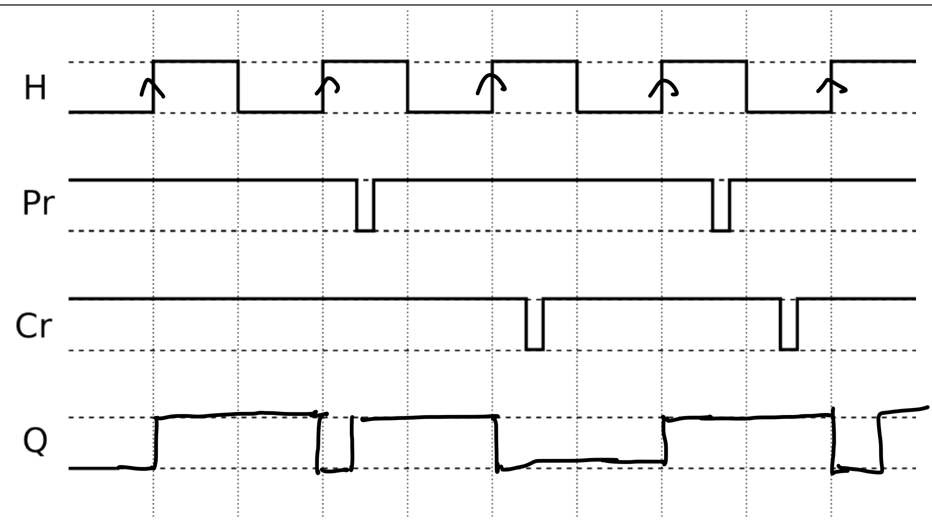
D	Q_n	$\overline{Q}$
0	0	1
1	1	0

Chronogramme 2 Chronogramme de la question 2 de l'exercice 1



J	K	Q_n
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q_n}$

Chronogramme 3 Chronogramme de la question 3 de l'exercice 1



$C_1 = 0 \Rightarrow Q = 0$

$P_1 = 0 \Rightarrow Q = 1$

J	K	Q_n
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q_n}$

$Q = 0$

$C_1 : 1 \Rightarrow Q = 1$

$P_1 : 1 \Rightarrow Q = 0$

Science du numérique 1

L1 I.EEEA
Examen

jeudi 7 janvier 2021

durée : 1 heure
aucun document autorisé
usage de dispositifs électroniques interdit

Exercice 1

On dispose d'une unité arithmétique et logique 4 bits. Complétez, en fonction des informations fournies, le tableau (Tab. 1) figurant sur l'annexe. Ce tableau donne les représentations binaires, de même que les interprétations non signées et signées pour les opérandes A et B, ainsi que pour la sortie F dans le cas d'une addition et d'une soustraction.

On rappelle les équations des bits C et V dans le cas d'une unité arithmétique et logique de n bits où C_i et C_{i+1} sont respectivement les retenues entrante et sortante de l'étage d'indice i.

$$C = C_0 \oplus C_n$$

$$V = C_{n-1} \oplus C_n$$

Exercice 2

1. On donne sur la Fig. 1 de l'annexe, l'évolution dans le temps des entrées J et K d'une bascule JK. Complétez ce chronogramme en donnant l'évolution dans le temps de la sortie Q de cette bascule en considérant que la bascule fonctionne sur front descendant.
2. On donne sur la Fig. 2 de l'annexe, l'évolution temporelle des entrées asynchrones d'une bascule D fonctionnant sur front montant et dont l'entrée D est reliée à la sortie $\overline{Q}$ de la bascule. Les entrées asynchrones étant actives à l'état bas, completez le chronogramme en donnant l'évolution dans le temps de la sortie Q de cette bascule.

Exercice 3

On considère un montage synchrone composé de deux bascules JK. Une première bascule dispose d'entrées nommées J_1 et K_1 et d'une sortie Q_1. La seconde bascule dispose d'entrées nommées J_0 et K_0 et d'une sortie Q_0.

Les entrées des bascules sont définies par les équations suivantes :

$J_1 = Q_1 + \overline{Q_0}$
$K_1 = Q_1$
$J_0 = \overline{Q_1}$
$K_0 = \overline{Q_1.Q_0}$

J	K	Q
0	0	Q
0	1	0
1	0	1
1	1	$\overline{Q}$

1. Rappelez la table de vérité d'une bascule JK
2. Remplir le tableau donnant pour chaque combinaison de l'état actuel de Q_1Q_0 la valeur des entrées J_1, K_1, J_0 et K_0.
3. En déduire la valeur de Q_1Q_0 engendrée par l'application de ces entrées.

Exercice 1

Représentation binaire de A	1010		
Interprétation non signée de A			
Interprétation signée de A			
Représentation binaire de B	0110		
Interprétation non signée de B			
Interprétation signée de B		-5	
Représentation binaire de F=A+B			
Interprétation non signée de F=A+B		13	
Interprétation signée de F=A+B			+4
Bit C produit par A+B		0	1
Bit V produit par A+B			
Représentation binaire de F=A-B			
Interprétation non signée de F=A-B			
Interprétation signée de F=A-B			-8
Bit C produit par A-B			0
Bit V produit par A-B			

TABLE 1 – Tableau à compléter pour une unité arithmétique et logique 4 bits

Exercice 2

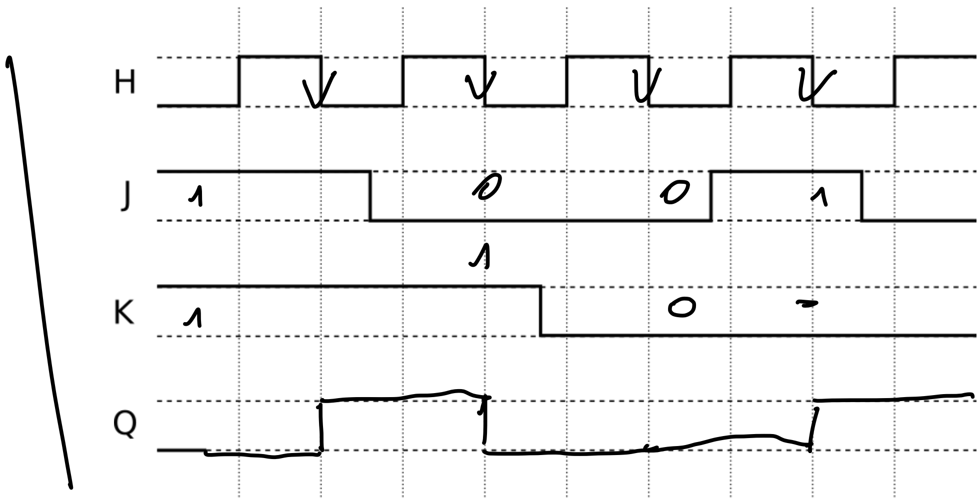


FIGURE 1 – Chronogramme à compléter (Exercice 2 - question 1)

2

J	k	Q_n
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q_n}$

$Pr = 0 \Rightarrow Q = 1$

$Cr = 0 \Rightarrow Q = 0$

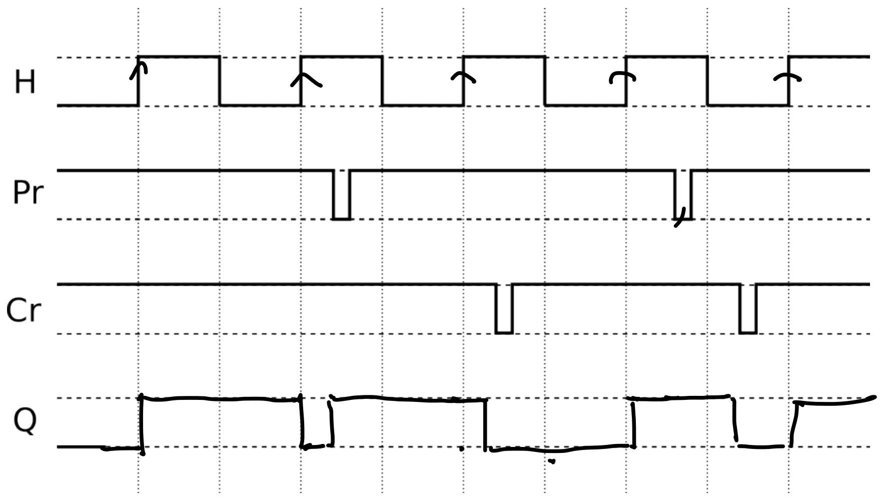


FIGURE 2 – Chronogramme à compléter (Exercice 2 - question 2)

Exercice 3

$J_1 = Q_1 + \overline{Q_0}$

J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q_n}$

Q_1	Q_0	J_1	K_1	J_0	K_0
0	0	1	0	1	1
0	1	0	0	1	1
1	0	1	1	0	1
1	1	1	1	0	0

État actuel		État futur	
Q_1	Q_0	Q_1	Q_0
0	0	1	1
0	1	0	0
1	0	0	0
1	1	0	1

Exercice 4

1.

État actuel			État futur		
Q_2	Q_1	Q_0	Q_2	Q_1	Q_0
0	0	0			
0	0	1			
0	1	0			
0	1	1			
1	0	0			
1	0	1			
1	1	0			
1	1	1			

2.

$D_0 =$

$D_1 =$

$D_2 =$

3.

État suivant l'état 000 :

État suivant l'état 111 :

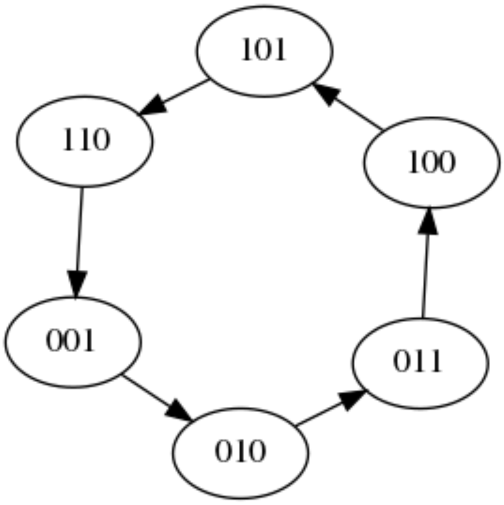


FIGURE 1 – Cycle du séquenceur à synthétiser

Exercice 4

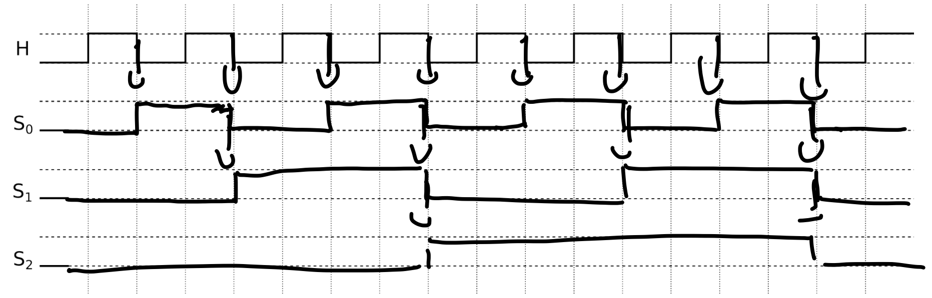
On souhaite réaliser un compteur synchrone décrivant le cycle décrit sur la figure 1 à partir de trois bascules D d'entrées respectives D_2, D_1 et D_0 et de sorties respectives Q_2, Q_1 et Q_0. On considère que l'état du compteur est l'interprétation décimale non signée du mot $Q_2Q_1Q_0$.

1. Pour chaque combinaison de l'état actuel du mot $Q_2Q_1Q_0$, donnez la valeur de l'état futur.
2. Pour chaque combinaison de l'état actuel du mot $Q_2Q_1Q_0$, donnez la valeur des entrées D_2, D_1 et D_0 permettant d'atteindre cet état futur.
3. Déterminez les équations logiques des entrées D_2, D_1 et D_0 en fonction des sorties Q_2, Q_1 et Q_0.
4. En déduire les valeurs de $Q_2Q_1Q_0$ suivant les combinaisons n'apparaissant pas dans le cycle.

Exercice 2

1.

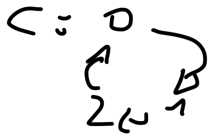
Chronogramme 4 Chronogramme de la question 1 de l'exercice 2



2. Fonction réalisée par le montage de la figure 2 : diviseur de fréquence par 2
3. Effet de l'entrée asynchrone Pr : $P_r = 0 \Rightarrow Q = 1$
4. Combinaisons entraînant $Pr = 0$: $\overline{S_2}\,\overline{S_1} \Rightarrow P_r = 0$
5. Fonction réalisée par le montage de la figure 3 :

Exercice 3

1.



État actuel			État futur	
c	Q_1	Q_0	Q_1	Q_0
0	0	0	0	1
0	0	1	1	0
0	1	0	0	0
0	1	1	x	x
1	0	0	x	x
1	0	1	1	0
1	1	0	1	1
1	1	1	0	1

J	K	Q_n
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q_n}$

2.

D	Q
0	0
1	1

État actuel			Entrées à appliquer		
c	Q_1	Q_0	J_1	K_1	D_0
0	0	0	0	x	1
0	0	1	1	x	0
0	1	0	x	1	0
0	1	1	x	x	x
1	0	0	x	x	x
1	0	1	1	x	0
1	1	0	x	0	1
1	1	1	x	1	1

3. (a) Equation logique de J_1 : $C + Q_0$
   (b) Equation logique de K_1 : $\overline{C} + Q_0$
   (c) Equation logique de D_0 : $\overline{Q_1}\cdot\overline{Q_0} + C\,Q_0$

Révision LCS:

Bascule RS:

Preset
Clear

$Cl = 0 \Rightarrow Q = 0$

$Pr = 0 \Rightarrow Q = 1$